

**BỘ GIÁO DỤC VÀ ĐÀO TẠO  
ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH  
TRƯỜNG ĐẠI HỌC SƯ PHẠM KỸ THUẬT TP.HCM  
KHOA ĐIỆN  
BỘ MÔN ĐIỆN TỬ**

**LUẬN VĂN TỐT NGHIỆP**

**ĐỀ TÌ : KHẢO SÁT HỆ THỐNG GHP KNH, LUỒNG 2 ...  
140MBIT/S SIEMENS**

**Giáo viên hướng dẫn : HỒ VĂN CỪU  
Sinh viên thực hiện : NGUYỄN ĐỨC HÙNG  
Lớp : 95KĐĐ**

**Tp.HỒ CHÍ MINH.Thng 3-2000**

# Lời mở đầu

*Trong thời đại ngày nay, viễn thông và các ứng dụng của nó đã không còn xa lạ với chúng ta. Nhu cầu về thông tin đã trở thành một trong những vấn đề thiết yếu đối với hầu hết các quốc gia trên thế giới.*

*Trong xu hướng phát triển của nước ta hiện nay, ngành Bưu Chính Viễn Thông luôn được ưu tiên phát triển và là một trong số những ngành phát triển mạnh mẽ nhất. Ngành phải kịp thời nắm bắt các kỹ thuật mới và tiên tiến trên thế giới, nâng cao khả năng và chất lượng của hệ thống, lắp đặt nhiều trạm viễn thông và hoàn thiện hóa hệ thống số trên toàn mạng ... . Nhằm đáp ứng được nhu cầu thông tin của cả nước. Vì thế việc chú trọng đến hệ thống truyền dẫn cũng được đưa lên ưu tiên hàng đầu. Hiện nay, Siemen là một trong những hãng viễn thông hàng đầu trên thế giới, các thiết bị của hãng đang được sử dụng rộng rãi trên khắp các tỉnh thành trong cả nước. Hệ thống truyền dẫn của Siemen theo tiêu chuẩn của Châu Âu có ưu điểm cao về phân cấp ghép kênh, luôn trong mạng truyền dẫn.*

*Trước xu hướng đó, cùng với sự phân công của bộ môn điện tử và sự tận tình giúp đỡ của giáo viên hướng dẫn, em đã tiến hành khảo sát hệ thống thiết bị ghép kênh, luồng 2Mbit/s ... 140Mbit/s của hãng Siemen với mong muốn nắm bắt được những vấn đề nền tảng, cốt lõi cũng như cách thức khai thác và hoạt động của hệ thống. Do đây là lần đầu tiên thâm nhập vào một lĩnh vực mới nên sai sót là điều không tránh khỏi. Em rất mong được sự góp ý của quý thầy cô và của các bạn.*

Ngày 18 tháng 3 năm 2000  
Sinh viên thực hiện



**Luaän**

**Vaên**

**Toát**

**Ngheäö**

Tran

# MỤC LỤC

## Chương 1: NGUYÊN LÝ HỆ THỐNG GHÉP KÊNH SỐ

1.1 Ghép kênh phân thời gian TDM	1
1.2 Nguyên lý hệ thống ghép kênh số	2
1.3 Phương pháp ghép kênh số	3
1.4 Ghép kênh sơ cấp	4
1.5 Vấn đề đồng bộ	8
1.6 Ghép kênh cấp cao	9

## Chương 2: ĐĂNG CẤP GHÉP KÊNH SỐ CẬN ĐỒNG BỘ PDH

2.1 Cấu trúc khung thời gian trong hệ thống ghép kênh số.	13
2.2 Hệ thống phân cấp ghép kênh số cận đồng bộ PDH.	16
2.3 Phân biệt cấp cấp ghép kênh PDH.	19
2.4 Ưu nhược điểm của hệ thống ghép kênh PDH.	19
2.5 So sánh PDH và SDH.	20

## Chương 3: THIẾT BỊ GHÉP KÊNH SỐ DSMX 2/34C

3.1 Sơ đồ khối chức năng và hoạt động của thiết bị ghép kênh DSMX 2/34C	23
3.2 Sơ đồ mặt máy	25
3.3 Card phát trong thiết bị ghép kênh số DSMX 2/34C	25
3.4 Mạch giao tiếp ngõ vào 2Mbit/s	31
3.5 Khối ghép luồng	31
3.6 Khối giao tiếp 34Mbit/s	31
3.7 Card thu trong thiết bị DSMX 2/34C	32
3.8 Khối phân luồng	34



3.9 Mạch giao tiếp ngõ ra 2Mbit/s	35
3.10 Cài đặt DIL-SWITCHES, DIP-FIX trong card thu	35
3.11 Đặc tính kỹ thuật của thiết bị DSMX 2/34C	36
3.12 Card cung cấp nguồn cho card phát và card thu	37
3.13 Bố trí cáp và kiểm tra luồng 2Mbit/s, 34Mbit/s	40

#### **Chương 4: THIẾT BỊ GHÉP KÊNH SỐ DSMX 34/140C**

4.1 Giới thiệu tổng quát	43
4.2 Phân tích sơ đồ khối thiết bị ghép kênh số DSMX 34/140C	45
4.3 Card chuyển đổi điện áp	47
4.4 Mạch xử lý luồng số 34Mbit/s ngõ vào	51
4.5 Mạch ghép luồng số 34Mbit/s tại ngõ vào	51
4.6 Mạch ghép luồng	52
4.7 Mạch phân luồng	52
4.5 Mạch xử lý luồng số 34Mbit/s tại ngõ ra	53
4.9 Cài đặt DIP-FIX trên card DSMX 34/140C	53
4.10 Các tiêu chuẩn kỹ thuật	54
4.11 Bố trí cáp và kiểm tra luồng 34Mbit/s, 140Mbit/s	56

#### **Chương 5: ỨNG DỤNG- KHAI THÁC VÀ BẢO QUẢN THIẾT BỊ**

5.1 Ứng dụng	58
5.2 Kết nối trong hệ thống	60
5.3 Khai thác và bảo dưỡng các thiết bị	66



# Chương 1: NGUYÊN LÝ HỆ THỐNG GHÉP KÊNH SỐ

## 1.1 Ghép kênh phân thời gian TDM : (time division multiplexing)

Khi có hai tín hiệu tương tự trở lên được truyền dẫn trên một kênh thông tin, ta thường sử dụng một trong hai phương pháp sau để liên kết hai hay nhiều tín hiệu riêng lẻ này lại với nhau .

### 1.1.1 Ghép kênh phân tần số:

Các tín hiệu được xử lý sao cho chiếm các khoảng tần số riêng trong dải tần nhưng đều được truyền đi trong cùng một thời gian. Hay nói cách khác là các tín hiệu được truyền đi đồng thời nhưng tần số đã được chuyển đổi .

### 1.1.2 Ghép kênh phân thời gian:

Khi kỹ thuật truyền dẫn tín hiệu analog phát triển đến phương pháp truyền tín hiệu rời rạc PAM thì kỹ thuật ghép kênh chuyển sang phương pháp mới là ghép kênh theo thời gian. Trong phương pháp này:

\* Các tín hiệu có cùng tần số nhưng được truyền trên kênh thông tin tại các thời điểm khác nhau.

\* Mỗi tín hiệu analog được lấy mẫu tại các thời điểm khác nhau.

Trong hệ thống TDM có hai vấn đề ảnh hưởng đến kỹ thuật ghép kênh đó là vấn đề đồng bộ và dung lượng của các kênh.

Đồng bộ là chỉ tiêu thứ nhất của quá trình ghép kênh theo thời gian. Việc đồng bộ khung cần thiết để xác định chính xác điểm bắt đầu của một nhóm xung mẫu, đồng bộ bit xác định chính xác các xung mẫu trong mỗi khung. Giải quyết đồng bộ bằng cách ngoài các xung rời rạc PAM của N kênh thoại người ta còn truyền thêm các xung đồng bộ khung, kí hiệu là F. Xung đồng bộ được phân biệt và khác với dạng xung PAM của tín tức bằng cách tạo xung F có biên độ  $v(t) > V(\text{PAM})$  hoặc tăng độ rộng xung F gấp đôi độ rộng xung tín hiệu.

Vấn đề thứ hai của quá trình ghép kênh theo thời gian là dung lượng kênh ghép bị giới hạn bởi chu kì lấy mẫu  $T=1/2f$  (với f là băng tần của tín hiệu thoại).

Trong khoảng một chu kì T ta ghép n xung của N kênh thoại và một xung đồng bộ F.

Dung lượng kênh ghép phụ thuộc vào độ rộng xung và khoảng cách nhận biết giữa hai xung.

## 1.2 Nguyên lý hệ thống ghép kênh số :

### 1.2.1 Nguyên lí :

Ghép kênh số dựa trên nguyên lý sau :

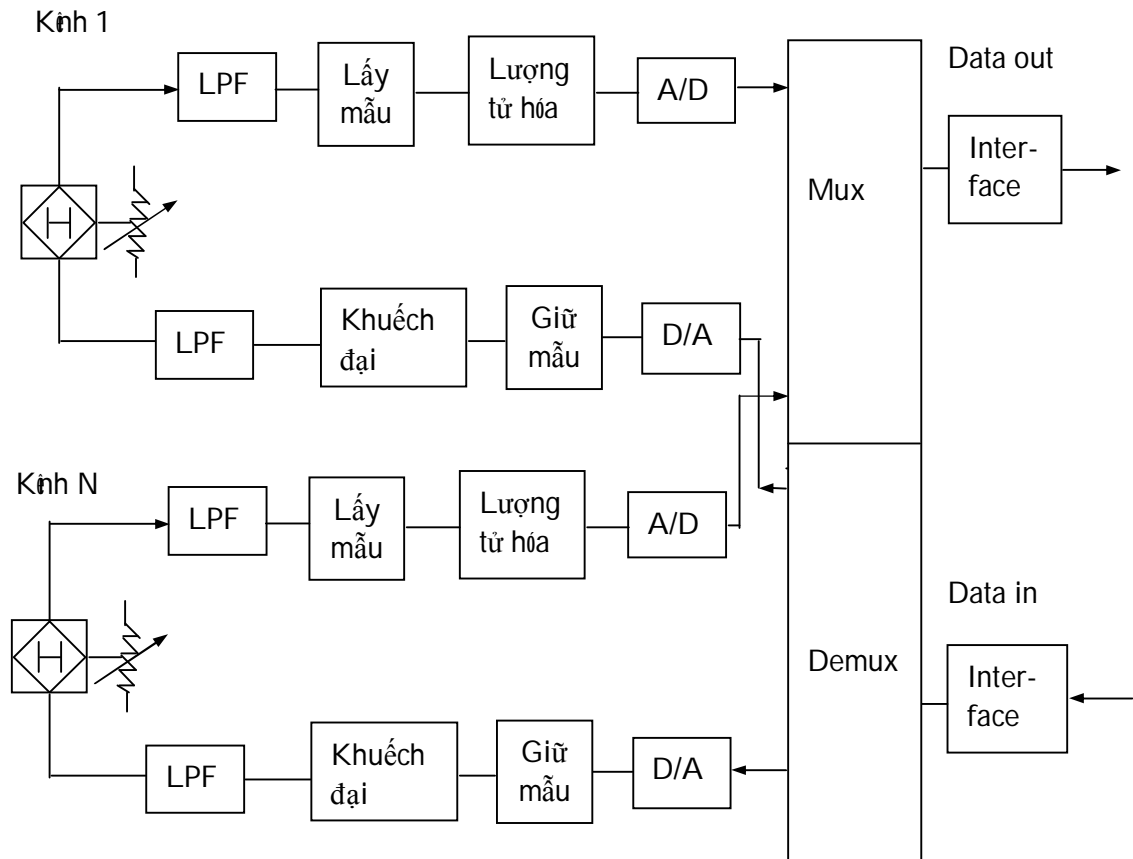
\* Xây dựng trên cơ sở ghép kênh phân thời gian TDM.

\* Tín hiệu ghép có dạng xung PAM hay tín hiệu số PCM.



Khi kỹ thuật PCM ra đời thì các hệ thống ghép kênh TDM chuyển sang hệ thống ghép kênh số bằng cách ghép thêm bộ mã hóa và giải mã (bộ mã hóa là bộ xử lý tín hiệu từ analog sang digital, bộ giải mã là bộ biến đổi tín hiệu từ digital sang analog).

### 1.2.2 Sơ đồ nguyên lý hệ thống ghép kênh số :



Tín hiệu thoại từ kênh 1 đến kênh n lần lượt qua bộ Hybrid sau đó qua mạch lọc thông thấp LPF để giới hạn băng tần (0...4Khz). Việc lấy mẫu được thực hiện ở mạch lấy mẫu (sampling) để tạo tín hiệu PAM với tần số lấy mẫu  $f_s = 8\text{Khz}$ . Các tín hiệu PAM này được đưa qua mạch lượng tử (quantizing) để gần đúng hóa các xung PAM xuất hiện gần các mức chuẩn. Sau đó, tín hiệu được đưa đến bộ mã hóa, tại đây mỗi xung PAM sẽ được mã hóa thành một chuỗi tín hiệu số và lần lượt được đưa vào thiết bị ghép kênh số (Mux) thiết bị này sẽ ghép từng chuỗi 8 bit tín hiệu số của N kênh. Đối với đường thu, tín hiệu thu về dưới dạng số PCM được đưa qua bộ phân kênh (Demux) sẽ lần lượt phân từng cụm 8 bit để đưa về các kênh tương ứng từ kênh 1 đến kênh n, từ đó qua bộ giải mã, bộ giữ mẫu, bộ khuếch đại, bộ lọc thông thấp để thu lại băng tần tiếng nói đưa về các kênh thoại.

Thiết bị giao tiếp (Interface) sẽ thực hiện việc chuyển đổi mã tín hiệu số thích ứng với mã truyền dẫn.

Ngày nay, công nghệ điện tử phát triển mạnh, hệ thống ghép kênh số thực hiện ghép các dòng bit tín hiệu số, tức là mỗi một kênh thoại đều có một bộ mã hóa và giải mã riêng biệt. Như vậy quá trình ghép kênh là quá trình ghép chuỗi tín hiệu số.

### **1.3 Phương pháp ghép kênh số:**

\* Đặc điểm:

- Dựa trên cơ sở kỹ thuật ghép kênh phân thời gian .
- Tín hiệu ghép có dạng xung PAM hay tín hiệu số PCM.
- Có bộ mã hóa A/D và giải mã D/A trong cấu trúc.

Các tín hiệu số từ các bộ mã hóa A/D sẽ được ghép lại với nhau để được truyền dẫn nhờ bộ ghép kênh Multiplex.

Có hai phương pháp ghép kênh số là phương pháp ghép xen kẽ từng bit và phương pháp ghép xen kẽ từng dòng.

#### **1.3.1 Ghép xen kẽ từng bit :(ghép theo xung PAM)**

Chỉ có một bộ A/D và D/A cho N kênh ghép.

Giả sử các kênh thoại tương ứng với chuỗi tín hiệu số như sau :

Hệ thống A có dòng tín hiệu số :  $A_1 A_2 A_3 \dots A_n$

Hệ thống B có dòng tín hiệu số :  $B_1 B_2 B_3 \dots B_n$

Hệ thống C có dòng tín hiệu số :  $C_1 C_2 C_3 \dots C_n$

Bộ ghép kênh theo phương pháp xen kẽ từng bit sẽ thực hiện ghép các kênh A, B, C thành chuỗi bit số như sau :

$A_1 B_1 C_1$	$A_2 B_2 C_2$	$A_3 B_3 C_3$	.....	$A_n B_n C_n$
			...	

Độ rộng 1 bit trước và sau khi ghép bằng nhau. Tuy nhiên, phương pháp ghép kênh này có một số nhược điểm như :

- Khi ghép sai 1 bit thì truyền sai đi một khung.
- Bị giới hạn bởi số kênh thoại, nếu số kênh thoại càng nhiều thì càng khó thực hiện vì đòi hỏi tốc độ ghép phải cao.

Phương pháp này được sử dụng cho tất cả các hệ thống có đẳng cấp lớn hơn 2Mb/s và không được dùng trong ghép kênh cơ sở. Để ghép kênh cơ sở người ta sử



dụng phương pháp ghép kênh xen kẽ từng dòng.

### 1.3.2 Ghép xen kẽ từng dòng: (ghép theo chuỗi bit số)

\* Đặc điểm:

- Sử dụng một mạch A/D hay D/A riêng biệt cho từng kênh.
- Khi tín hiệu thoại đi qua bộ mã hóa A/D sẽ tạo thành một dòng tín hiệu số có n bit.

Ghép theo phương pháp xen kẽ từng dòng sẽ ghép từng cụm n bit của từng kênh lần lượt vào trong một khung. Ta có thể biểu diễn phương pháp này như sau :

Hệ thống A có dòng tín hiệu số :  $A_1 A_2 A_3 \dots A_n$

Hệ thống B có dòng tín hiệu số :  $B_1 B_2 B_3 \dots B_n$

Hệ thống C có dòng tín hiệu số :  $C_1 C_2 C_3 \dots C_n$

Bộ ghép kênh theo phương pháp xen kẽ từng dòng sẽ thực hiện ghép các kênh A, B, C thành chuỗi bit số như sau :

$A_1 A_2 A_3 \dots$	$B_1 B_2 B_3 \dots$	$C_1 C_2 C_3 \dots$
$A_n$	$B_n$	$C_n$

Như vậy, độ rộng của một dòng tương ứng với một kênh là  $F_1=125/N$

Độ rộng xung của một bit là :  $t=125/N.n$

\* **Nhận xét :**

Phương pháp này vẫn giữ được cấu trúc các bit tín hiệu của từng kênh trên đường truyền. Việc đồng bộ dễ thực hiện.

Phương pháp này được chọn để ghép kênh sơ cấp vì có tốc độ ghép chậm. Tuy nhiên, để quyết định tốc độ truyền dẫn thì phải lựa chọn số lượng bit trên một dòng cho thích hợp.

### 1.4 Ghép kênh sơ cấp :

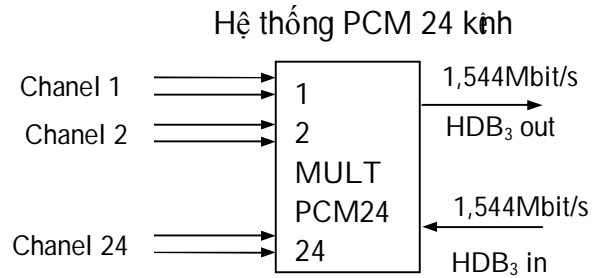
Hệ thống ghép kênh sơ cấp có hai phân cấp :

- Phân cấp ghép 24 kênh (PCM 24) có tốc độ truyền dẫn là 1544Kb/s của Bắc Mỹ và Nhật Bản.
- Phân cấp ghép 32 kênh (PCM 32) có tốc độ truyền dẫn là 2048Kb/s của Châu Âu.

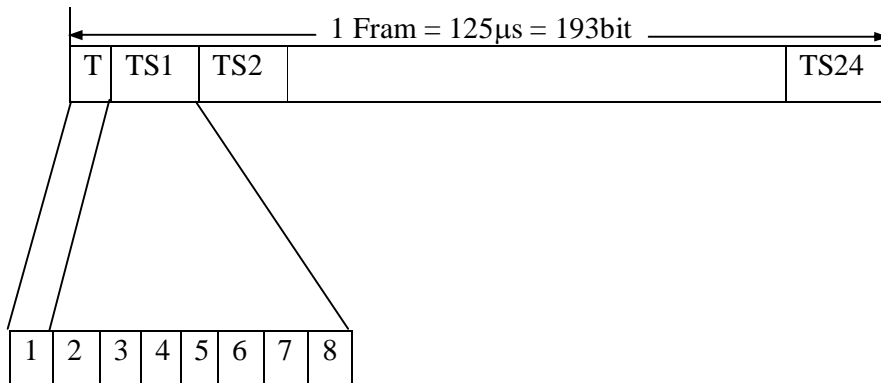




### 1.4.1 Hệ thống PCM 24 (USA & JAPAN)



Hệ thống ghép kênh PCM Bắc mỹ và Nhật sử dụng các từ mã 8 bit và lượng tử theo quy luật  $\mu = 225$ , tốc độ truyền dẫn của hệ thống là 1544Kb/s và có thể được sử dụng như luồng bit đầu vào để ghép các luồng bit cấp cao hơn. Cấu trúc khung PCM 24 được phân bố như sau :



Khung PCM 24 có 24 khe thời gian (24 time slot) cho phép ghép 24 kênh thoại. Vì 24 kênh thoại riêng biệt được kết hợp trong một khung và mỗi một kênh đều được lấy mẫu, lượng tử và mã hóa để tạo ra từ mã 8 bit, nên trong một khung sẽ có  $24 \cdot 8 = 192$  bit data. Mặt khác, để cung cấp tín hiệu đồng bộ khung, người ta dùng thêm một bit đồng bộ gọi là bit T (bit đầu tiên trong khung).

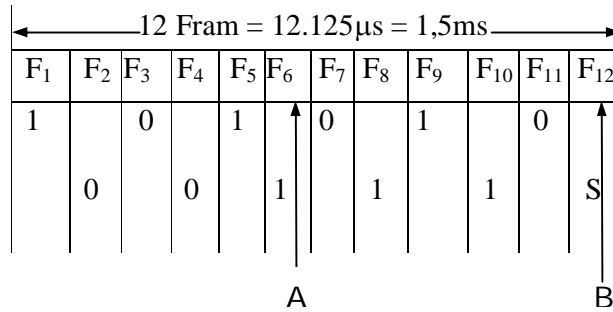
Do vậy, trong một khung  $125\mu s$  sẽ có 193 bit gồm 192 bit data và một bit đồng bộ khung.

Trong thực tế, để hệ thống và quản lý sự đồng bộ của hệ thống, người ta ghép nhiều khung lại với nhau để tạo thành một đa khung (Multiframe). Từ mã đồng bộ khung được cấu trúc bởi các bit đầu tiên của mỗi khung ở một số khung nhất định. Việc tạo ra cấu trúc đa khung cũng làm nảy sinh vấn đề là khi xảy ra mất đồng bộ khung thì cũng mất luôn cả đồng bộ đa khung. Các bit của hai loại đồng bộ khung và đồng bộ đa khung được đặt xen kẽ giữa các khung kế tiếp nhau.

Trong hệ thống ghép kênh PCM 24. Đa khung có cấu trúc gồm 12 khung liên tiếp từ F1 đến F12, trong đó :

- Từ mã đồng bộ đa khung là 101010 đặt ở các khung lẻ.
- Từ mã đồng bộ đa khung là 00111S đặt ở các khung chẵn.





Trong đó:

- Bit S là tín hiệu cảnh báo hệ thống (alarm signal)

S= 0 hệ thống đồng bộ không cảnh báo.

S= 1 hệ thống cảnh báo mất đồng bộ khung.

Ngoài ra, các thông tin báo hiệu cũng được truyền đi để chỉ thị các chức năng như nhắc tổ hợp, giải tỏa...

- Bit thứ 8 trong khung 6 và khung 12 (bit A và B) được tách ra từ luồng số liệu mang tin để tạo ra kênh báo hiệu 1333bit/s hoặc hai kênh báo hiệu là 667bit/s.

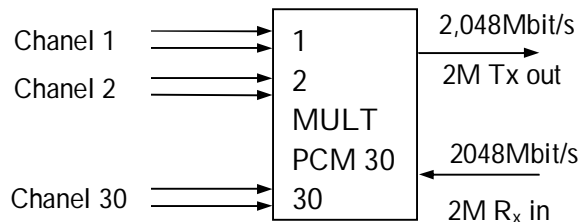
\*Tốc độ truyền của hệ thống PCM 24 :

- Tần số lấy mẫu  $f=8000\text{Hz}$ . Mỗi một mẫu biểu diễn bởi 8bit, do đó tốc độ truyền dẫn của một kênh là  $8000.8\text{bit} = 64000\text{bit/s} = 64\text{Kbit/s}$ .

- Tốc độ truyền dẫn của hệ thống PCM 24 là  $1544\text{Kbit/s}$ .

### 1.4.2 Hệ thống PCM 32 (Châu Âu):

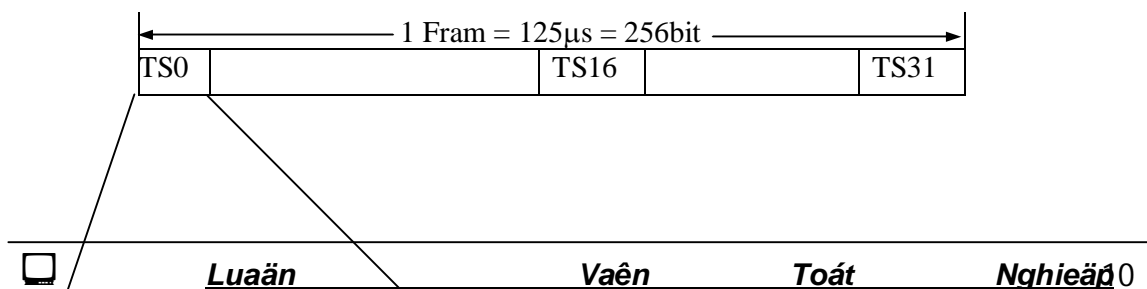
Bộ ghép 30 kênh PCM



Thiết bị ghép kênh PCM 32 của Châu Âu hoạt động với tốc độ 2048Kb/s, lượng tử theo quy luật A(13 đoạn) với  $A=87,6$  và số mức lượng tử là 256.

Cấu trúc khung PCM 32 gồm 32 khe thời gian (TS0 -> TS31) ghép 30 kênh thoại, 1 kênh báo hiệu và 1 kênh đồng bộ.

Cấu trúc khung được phân bố như sau:



1	2	3	4	5	6	7	8
---	---	---	---	---	---	---	---

Một fram dài 125 $\mu$ s chứa 32 khe thời gian (32TS). Trong đó :

- TS0 : truyền tín hiệu đồng bộ khung.
- Đối với khung lẻ (khung 1,3,5, ...) tín hiệu đồng bộ khung có dạng X0011011. Trong đó bit X được dùng để kiểm tra độ dư chu trình nếu cần, hoặc dùng cho quốc tế.

- Đối với các khung chẵn (khung 2, 4, 6, ...) tín hiệu đồng bộ khung có dạng  $X1B_3X_1X_2X_3X_4X_5$ . Với:

- + Bit X : không nằm trong từ mã đồng bộ khung mà dùng cho quốc tế (nếu không sử dụng thì bit 1 của khe thời gian TS0 của khung lẻ và khung chẵn đều được ấn định ở mức 1).
- + Bit thứ 2 : luôn ấn định mức 1 để đề phòng sự phỏng tạo đồng bộ khung.
- + Bit thứ 3 : là bit chỉ thị cảnh báo (mức 1 cảnh báo, mức 0 không cảnh báo).
- + Các bit thứ 4 đến bit thứ 8 : là các bit dự trữ cho quốc gia và không dùng cho quốc tế. Khi hệ thống sử dụng trên mạng quốc tế, các bit này sẽ ở mức 1.

- TS16 : truyền tín hiệu báo hiệu, (khe thời gian này cung cấp 1 kênh báo hiệu 64Kb/s), trong đó:
  - Bốn bit đầu từ bit 1 đến bit thứ 4 truyền tín hiệu chuông đèn của kênh thoại thứ  $i$  ( $i=1 \dots 15$ ).
  - Bốn bit sau (từ bit 5 đến bit 8) truyền tín hiệu chuông đèn của kênh thoại thứ  $i+15$ .
- TS1 ... TS15 & TS17 ... TS31 : truyền 30 kênh tín hiệu thoại.
- Tốc độ lấy mẫu : 8000Hz .
- Từ mã PCM 8 bit.
- Tốc độ truyền dẫn 1 kênh : 64Kbit/s.
- Tốc độ truyền dẫn của hệ thống : 2048Kbit/s.

Để phối hợp và luân phiên kiểm soát sự đồng bộ của hệ thống, ta ghép nhiều khung lại với nhau để tạo thành 1 đa khung. Trong hệ thống PCM 32, đa khung là tập hợp liên tiếp 16 khung, kí hiệu từ F0 đến F15, trong đó khe thời gian thứ 16 (TS16) trong mỗi khung được phân bố như sau :

- Khung F0 : TS16 truyền tín hiệu đồng bộ đa khung.
- Khung F1 : TS16 truyền tín hiệu báo gọi của kênh 1 và kênh 16.
- Khung F2 : TS16 truyền tín hiệu báo gọi của kênh 2 và kênh 17.

.....

- Khung F15 : TS16 truyền tín hiệu báo gọi của kênh 15 và kênh 30.

Tín hiệu đồng bộ đa khung có 8 bit từ bit 1 đến bit 8 có dạng 00001DN1. Trong đó D và N là hai bit biểu diễn cảnh báo khi xảy ra mất đồng bộ.

DN = 01 : hệ thống không cảnh báo (nomal).

DN = 10 : hệ thống cảnh báo khẩn cấp (urgent alarm).

Một đa khung của hệ thống PCM 32 có 16 khung, độ dài của một đa khung là  $125\mu s \cdot 16 = 2ms$ .

Trong một đa khung, tín hiệu chuông đèn của mỗi kênh thoại được ghép vào. Do đó, trong một chu kì ghép tín hiệu chuông đèn sẽ là 2ms, tương ứng với tần số



là  $f=1/2\text{ms} = 1000/2 = 500\text{Hz}$ .

## **1.5 Vấn đề đồng bộ:**

Đồng bộ một tuyến truyền dẫn số được thực hiện nhờ tách thông tin từ một luồng bit số. Muốn cho thiết bị đầu cuối có thể tách chính xác luồng bit đến thành các kênh cần phải nhận dạng chính xác khe thời gian đến. Khi luồng bit có sự cố sẽ làm mất từ mã đồng bộ khung.

### **1.5.1 Đồng bộ đa khung :**

Khi báo hiệu kênh kết hợp thì từ mã đồng bộ khung là 0000 ghép vào khoảng bit 1 đến bit 4 của khe thời gian TS16 của khung F0. Điều này có nghĩa là cứ 16 khung thì một từ mã xuất hiện dưới dạng cụm và không phân bố rải rác ở các khung như trong hệ thống PCM 24.

Đồng bộ đa khung xem như mất khi thu 2 tín hiệu đồng bộ đa khung liên tiếp có 1 lỗi. Và trong một chu kỳ 1 hoặc 2 đa khung liên tiếp tất cả các bit trong khe thời gian TS16 đều ở trạng thái 0. Điều kiện thứ hai này để tránh đồng bộ đa khung giả.

Đồng bộ đa khung xem như phục hồi ngay khi tín hiệu đồng bộ đa khung chính xác đầu tiên được phát hiện, và khi ít nhất 1 bit trong khe TS16 có mức logic 1 đứng trước đồng bộ đa khung được phát hiện lần đầu.

### **1.5.2 Đồng bộ khung:**

Tín hiệu đồng bộ khung chiếm khe thời gian TS0 của các khung chẵn F0, F2 .... Ở TS0 :

- Bit thứ 2 và bit thứ 8 đứng đầu và cuối từ mã đồng bộ khung.
- Bit thứ nhất không nằm trong từ mã đồng bộ khung mà sử dụng cho quốc tế.
- Bit thứ 2 luôn ở mức 1 để đề phòng sự phỏng tạo đồng bộ khung.
- Bit thứ 3 chỉ thị cảnh báo (khi = 1 thì cảnh báo).
- Các bit thứ 4 đến bit thứ 8 là bit sử dụng cho quốc gia và khi hệ thống sử dụng trên mạng quốc tế, bit thứ 4 đến bit thứ 8 sẽ ở mức 1.

Đồng bộ khung xem như bị mất khi thu 3 hoặc 4 tín hiệu đồng bộ khung liên tiếp có lỗi .

Đồng bộ khung xem như được phục hồi ngay khi tín hiệu đồng bộ khung chính xác được phát hiện, nhưng trong khung tiếp thu (khung lẻ) vắng mặt nó.

## **1.6 Ghép kênh cấp cao :**

### **1.6.1 Nguyên lý lý ghép kênh cấp cao :**

Để giải quyết vấn đề dung lượng truyền qua hệ thống truyền tin, các hãng sản xuất thiết bị đã xây dựng kỹ thuật ghép kênh theo từng cấp và nâng dần lên cấp cao hơn .

Nguyên lý ghép kênh số cấp cao là thực hiện việc ghép xen kẽ từng bit, bên cạnh chuỗi tín hiệu đồng bộ và giảm độ rộng xung của các hệ thống sơ cấp.

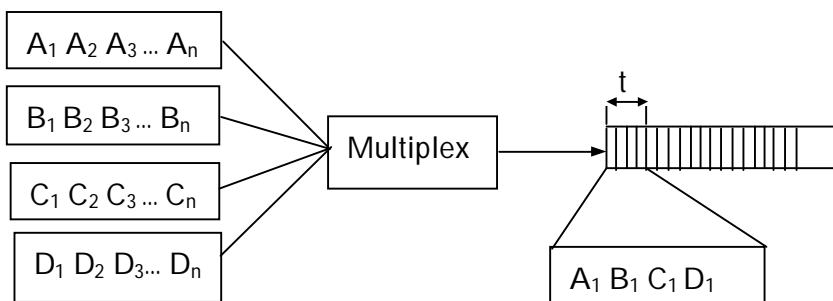
Nguyên lý ghép kênh được biểu diễn như sau :

Giả sử từ mã của hệ thống ghép kênh sơ cấp có dạng

Hệ thống A có dòng tín hiệu số :  $A_1 A_2 A_3 \dots A_n$



Hệ thống B có dòng tín hiệu số :  $B_1 B_2 B_3 \dots B_n$   
 Hệ thống C có dòng tín hiệu số :  $C_1 C_2 C_3 \dots C_n$   
 Hệ thống D có dòng tín hiệu số :  $D_1 D_2 D_3 \dots D_n$   
 Từ mã của hệ thống ghép kênh cấp cao có dạng :



Trong khoảng thời gian  $t$  để hệ thống sơ cấp truyền hết 1 bit thì hệ thống ghép kênh số cấp cao truyền hết 4 bit của 4 hệ sơ cấp.

Vậy :

Độ rộng 1 bit của hệ thống ghép kênh cấp cao là:  $\tau \leq t/4$ , nhưng để thực hiện đồng bộ, hệ thống ghép kênh cấp cao hơn luôn phải tạo ra các từ mã đồng bộ hệ thống. Do đó thời gian  $\tau$  (độ rộng xung của hệ thống ghép kênh số cấp cao) luôn nhỏ hơn tỉ số  $t/4$ , nghĩa là  $\tau < t/4$ .

### **1.6.2 Các phương pháp chèn bit trong hệ thống ghép kênh cấp cao:**

Ghép kênh cấp cao thường hoạt động theo kiểu không đồng bộ, các tín hiệu ghép liên quan đến quá trình phức tạp hơn, đó là chèn. Trong đó, tốc độ bit của các nhánh khác nhau được ghép với nhau một cách thích hợp với đồng hồ thiết bị ghép.

### **1.6.3 Hiện tượng cận đồng bộ trong hệ thống ghép kênh cấp cao:**

Giả sử luồng dữ liệu  $S$  có tốc độ  $f_s$  đi đến bộ thu  $D$ . Bộ thu có tần số đọc là  $f_r$ . hai tín hiệu  $f_s$  và  $f_r$  về mặt lý thuyết phải bằng nhau, nhưng trong thực tế vì  $f_s$  và  $f_r$  được tạo ra ở những nơi khác nhau nên chúng có sự chênh lệch. Hiện tượng này sẽ làm cho bộ thu  $D$  thu 1 bit 2 lần (trong 1 khoảng thời gian) nếu  $f_r > f_s$  hoặc ngược lại bộ thu  $D$  sẽ mất bit.

Vậy:

Hiện tượng cận đồng bộ là hiện tượng mà những tín hiệu số có tốc độ đồng hồ danh định giống nhau, nhưng chúng có thể có tốc độ khác nhau trong khoảng dung sai. Để giải quyết hiện tượng này, người ta đưa ra kỹ thuật chèn.

#### **Định nghĩa chèn của CCITT :**

*“ Theo khuyến nghị G.701. Chèn được xem là quá trình thay đổi tốc độ xung của tín hiệu số ở mức độ điều khiển cho phù hợp với tốc độ xung vốn có của nó mà không làm mất thông tin”.*

### **1.6.4 Chèn dương:(đệm xung dương)**

- Chèn dương xảy ra khi khe thời gian của tín hiệu ghép nhanh hơn tốc độ bit đưa vào tổng cộng.

- Giả sử tốc độ bit của đầu ra bộ ghép là  $f$  (Kb/s). Trong hệ thu chèn dư, tốc độ bit ở đầu ra bộ ghép  $F$  thường cao hơn tổng tốc độ ghép cực đại của các nhánh vào (vì đã được chèn các bit nghiệp vụ ...).

Do đó ta có:  $F > 4f$

- Trong hệ thống chèn dư, sự khác nhau về tốc độ bit (hoặc về tần số đồng hồ ghép) và tín hiệu đầu vào được đặc trưng bởi sự thay đổi pha trong một đơn vị thời gian của một tín hiệu liên quan đến một tín hiệu khác. Nếu xem tín hiệu ghép là tín hiệu chuẩn thì tín hiệu vào sẽ dịch chuyển liên tục ngược với tín hiệu này. Sự dịch chuyển xảy ra liên tục cho đến khi hệ thống xác định rằng đã đủ dài và yêu cầu chèn. Tại điểm này một thông báo sẽ được gửi đến đầu cuối thu nhờ các xung dịch vụ chèn để thông báo cho đầu thu biết rằng khe thời gian đã được chèn. Khi thu được thông báo về luồng thông tin, đầu thu sẽ xóa khe thời gian chèn ra khỏi tín hiệu tín hiệu thu và giữ lại tín hiệu dữ liệu.

- Để khắc phục vấn đề lỗi ở kênh truyền dẫn ảnh hưởng đến bit dịch vụ chèn và sinh ra xóa nhầm hoặc ghép dư thông tin trong một khe thời gian tại đầu thu (điều này có thể gây ra lỗi và có khả năng mất đồng bộ khung), các bit dịch vụ chèn được phát đi là một dãy các số 0 hoặc các số 1 (tổng số các bit là số lẻ). Khi xảy ra sai lệch trong truyền dẫn số thì đa số xung trong tổng số xung sẽ quyết định.

Ví dụ :

Tổng số bit điều khiển là 3 thì :

- Khi có chèn, các bit điều khiển là 111 và là 000 khi không chèn .
- Khi sai lệch 1 trong 3 xung thì đa số xung còn lại sẽ đưa ra quyết định.

Cụ thể như sau :

- Nếu tại đầu thu nhận được 110 sẽ chuyển thành 111 tức là có chèn.
- Nếu tại đầu thu nhận được 100 sẽ chuyển thành 000 và kết quả là không chèn.

### **1.6.5 Chèn âm :** (dệm xung âm)

- Trong trường hợp khe thời gian của tín hiệu ghép chậm hơn tốc độ bit của các số liệu đưa vào tổng cộng sẽ xảy ra chèn âm. Như vậy, để đầu thu không bị mất bit, phải chuyển các bit này đến hướng thu nhờ phương tiện riêng. Ở đầu thu, các bit này sẽ được chèn vào vị trí của nó trong luồng bit.

- Chèn âm được thực hiện nhờ truyền cả hai dấu hiệu của tín hiệu điều khiển mà một bit được xen vào hay không xen vào cùng với khe thời gian bổ xung đến đầu xa của nhánh.

Tuy nhiên, trong hệ thống thực tế thường một xung được xóa đi từ luồng bit thu đi vào bộ ghép. Điều này cho phép tần số đồng hồ thấp hơn của thiết bị tiếp nhận số liệu không mất bit.

#### **Định nghĩa của CCITT về chèn âm là :**

*“ Phương pháp chèn sử dụng các khe thời gian để truyền tín hiệu số có tốc độ luôn thấp hơn tốc độ bit của tín hiệu gốc. Các xung bị xóa từ luồng bit này được truyền đi nhờ phương tiện riêng ( đó là khe thời gian cố định trong cấu trúc khung tín hiệu phát) đến đầu xa để xen vào, ngược lại thông tin tạo điều kiện dễ dàng cho việc phục hồi các xung đã xóa được truyền đi nhờ các xung dịch vụ chèn”.*



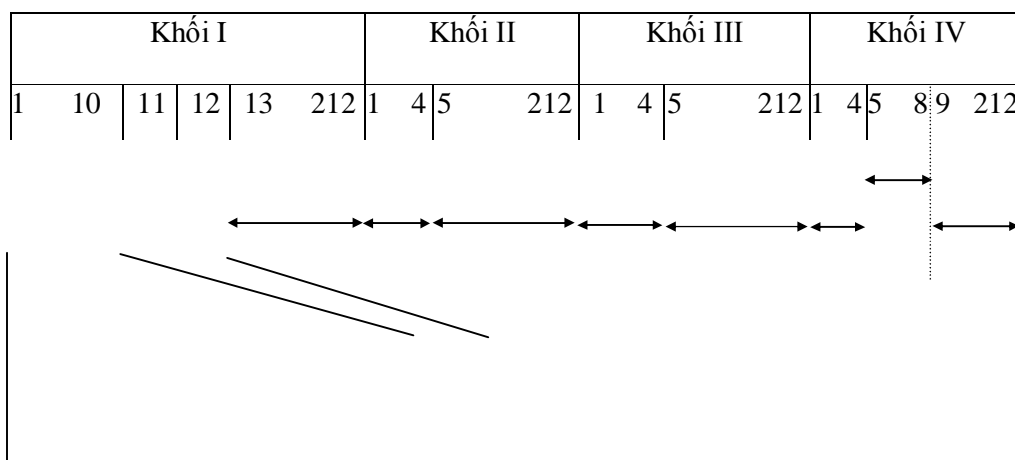
### **1.6.6 Chèn âm, chèn không âm và chèn dương :**

- Do các nguồn đồng hồ chạy độc lập với nhau nên có tình trạng các khe thời gian trong thiết bị ghép dùng để truyền tín hiệu số có tốc độ bit có thể cao hơn, bằng hoặc thấp hơn tốc độ bit của tín hiệu số gốc. Điều này có nghĩa là phải kết hợp cả hai phương pháp chèn dương và chèn âm.
- Khi chèn dương, các khe thời gian chèn được tạo ra trong cấu trúc khung tín hiệu hợp thành. Khung này truyền hoặc không truyền thông tin từ tín hiệu gốc tùy thuộc vào tốc độ xung tương đối của tín hiệu hợp thành và tín hiệu gốc .
- Khi chèn âm, một phương tiện riêng để truyền các bit bị xóa được sắp xếp và các khung dịch vụ chèn được dùng để cung cấp thông tin giúp cho việc phục hồi các xung bị xóa.

## Chương 2 : ĐĂNG CẤP GHÉP KÊNH SỐ CẬN ĐỒNG BỘ PDH

### 2.1 Cấu trúc khung thời gian trong hệ thống ghép kênh số :

#### 2.1.1 Cấu trúc khung cấp 2 :8448Kbps



		TB(200b)	JS	TB(208b)	JS	TB(208b)	JS	JT	TB
--	--	----------	----	----------	----	----------	----	----	----

1	1	1	1	0	1	0	0	0	0	0	D	N
---	---	---	---	---	---	---	---	---	---	---	---	---

Tín hiệu đồng bộ khung

bit dịch vụ

TB: bit dữ liệu

JS : bit dịch vụ chèn

JT : bit chèn hay bit dữ liệu

- Tốc độ bit :
- Số bit trên một khung : 848 bit
- Số khối trên một khung : 4 khối
- Số bit trên một khối : 212 bit
- Số bit dữ liệu trên một khung : 820...824 bit
- Độ dài khung : 100,38μs
- Tốc độ bit chèn : 4,23Kbit/s

Trong cấu trúc khung cấp 2, một khung được chia thành 4 khối (block), mỗi khối gồm một nhóm các bit dịch vụ, và các luồng tin của các luồng nhánh số.

+ Trong khối 1 :

- Bit 1 đến bit 10 là 10 bit đồng bộ khung 1111010000



**Lưu**

**Vấn**

**Toán**

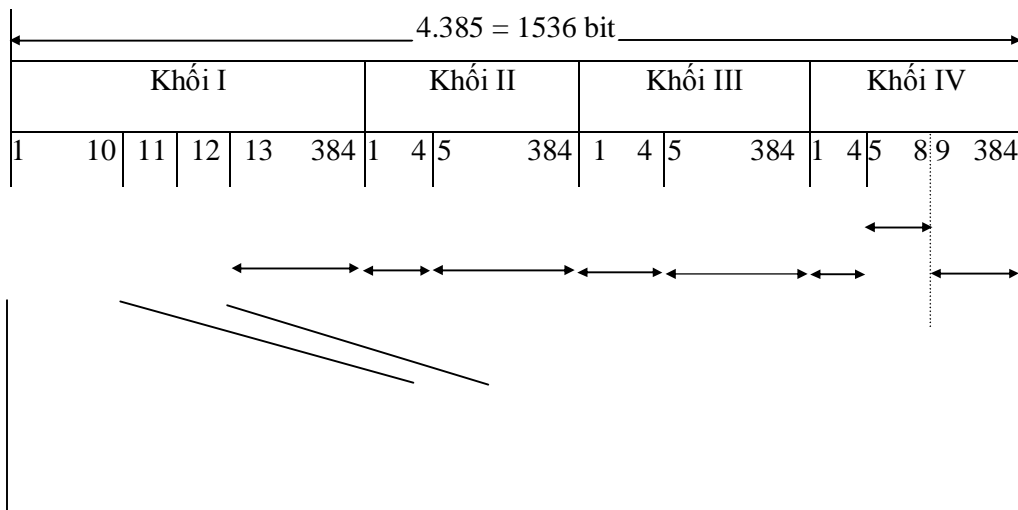
**Nghe**

Tran



- Bit 11 là bit cảnh báo, được truyền đến thiết bị ghép đối phương khi phát hiện có sự cố trong hệ thống thiết bị ghép, khi cảnh báo thì bit này = 1.
  - Bit 12 dành cho quốc gia, và = 1 khi hệ thống sử dụng trên mạng quốc tế.
  - Bit 13 đến bit 212 là 200 bit data do 4 luồng 2048Kb/s ghép lần lượt xen kẽ hình thành.
  - + Trong khối 2 và khối 3 :
    - Từ bit 1 đến bit 4 là 4 bit chỉ thị chèn.
    - Từ bit 5 đến bit 212 là 208 bit data.
  - + Trong khối 4 :
    - Bit 1 đến bit 4 là các bit chỉ thị chèn.
    - Bit 5 đến bit 8 là các bit xen vào phục vụ mạng.
    - Bit 9 đến bit 212 là 204 bit data.
- Cấu trúc khung trên cho phép ghép được 820 bit data của 4 hệ thống PCM 32 và 26 bit đồng bộ và bit chèn trong khoảng thời gian 100,38μs. Như vậy fram kế tiếp sẽ tiếp tục ghép các bit còn lại.

### 2.1.2 Cấu trúc khung cấp 3 : 34368Kbps



		TB(372b)	JS	TB(380b)	JS	TB(380b)	JS	JT	TB
--	--	----------	----	----------	----	----------	----	----	----

1	1	1	1	0	1	0	0	0	0	0	D	N
Tín hiệu đồng bộ khung											bit	
											dịch vụ	

TB: bit dữ liệu  
 JS : bit dịch vụ chèn  
 JT : bit chèn hay bit dữ liệu

- Tốc độ bit : 34368Kbps
- Số bit trên một khung : 1536 bit



- Tốc độ bit : 139264Kbps
- Số bit trên một khung : 2928 bit
- Số khối trên một khung : 6khối
- Số bit trên một khối : 488bit
- Số bit dữ liệu trên một khung : 2888...2892bit
- Độ dài khung: 21,03 $\mu$ s
- Tốc độ chèn : 19,93Kbit/s

Cấu trúc khung chia làm 6 khối, số bit trên mỗi khối được phân bố như sau :

+ Trong khối 1 :

- Bit 1 -> 12 dùng để truyền cụm từ mã đồng bộ khung 111110100000.
- Bit 13 dùng để chỉ thị cảnh báo cho thiết bị ghép đầu xa khi có sự cố, xảy ra trong thiết bị ghép (khi cảnh báo thì bit này = 1).
- Bit 14 -> 16 dành cho quốc gia và có trạng thái = 1 khi dành cho quốc tế.
- Bit 17 -> 488 là các bit data.

+ Trong khối 2, 3, 4, 5 :

- Bit 1 -> 4 sử dụng để điều khiển chèn hoặc là các bit dịch vụ : Khi một bit chèn dương cần được truyền đi trong khung tiếp theo thì 1111 được phát đi, khi không chèn thì 0000 được phát đi.
- Bit 5 -> 488 dùng để ghép các tín hiệu dữ liệu.

+ Trong khối 6 :

- Bit 1 -> 4 là các bit điều khiển chèn.
- Bit 5 -> 8 là các bit dịch vụ hay là các bit data.
- Bit 9 -> 488 là các bit data.

## **2.2 Hệ thống phân cấp ghép kênh số cận đồng bộ PDH:**

Trong kỹ thuật truyền dẫn có hai chỉ tiêu quan trọng đó là :

- Chất lượng thông tin được truyền đi.
- Dung lượng (số kênh truyền dẫn qua hệ thống).

Dựa trên chỉ tiêu về dung lượng, khuyến nghị G702 của CCITT đã xác định :

*“ Phân cấp ghép kênh số là một loạt các bộ ghép kênh số (gồm bộ ghép và bộ tách) phân cấp phù hợp với dung lượng ghép tại 1 cấp. Cấp này kết hợp với một số lượng nhất định các tín hiệu số có tốc độ quy định trước, tốc độ này sử dụng cho sự kết hợp thêm với các tín hiệu số khác có cùng tốc độ trong nội bộ ghép kênh số của cấp ghép cấp cao hơn tiếp theo”*

Theo định nghĩa trên của CCITT, dựa trên cơ sở tín hiệu âm tần được biến đổi thành tín hiệu PCM và trên cơ sở của ghép kênh phân thời gian TDM, trên thế giới hiện nay, người ta hệ thống tiêu chuẩn ghép kênh cấp cao PDH có 5 cấp và có 3 tiêu chuẩn khác nhau như sau :

- Tiêu chuẩn ghép kênh PDH của Châu Âu.
- Tiêu chuẩn ghép kênh PDH của Bắc Mỹ.
- Tiêu chuẩn ghép kênh PDH của Nhật Bản.



### **2.2.1 Hệ thống Châu Âu :**

Hệ thống ghép kênh cấp cao của Châu Âu được thực hiện ghép theo từng bước nhảy với cơ số 4.

- Cấp ghép đầu tiên xử lý 30 kênh, mỗi kênh là 64Kbps cùng với 128Kbps từ mã (cho báo hiệu đồng bộ) tạo luồng dữ liệu nối tiếp 2,048Mbps (luồng E1).
- Cấp ghép thứ 2 nhận 4 luồng E1 cùng với 256Kbps từ mã tạo luồng dữ liệu nối tiếp 8,44Mbps (luồng E2). Trong đó gồm 120 kênh.
- Cấp ghép thứ 3 nhận 4 luồng E2 cùng với 567Kbps từ mã tạo luồng dữ liệu nối tiếp 34,368bps (luồng E3). Trong đó gồm 480 kênh.
- Cấp ghép thứ tư nhận 4 luồng E3 cùng với 1,792Mbps từ mã tạo luồng dữ liệu nối tiếp 139,264Mbps (luồng E4). Trong đó gồm 1920 kênh.
- Cấp ghép thứ 5 nhận 4 luồng E4 ghép thành luồng số E5 có tốc độ 564,992Mbps tương ứng với 7680 kênh thoại.

Hệ thống này có ưu điểm là đồng bộ cao, phân cấp rõ ràng, dung lượng tăng cao và được cơ quan thông tin quốc tế CCITT chọn làm tiêu chuẩn chung cho quốc tế.

Tuy nhiên, hệ thống ghép kênh số mức 5 với dung lượng 7680 kênh hiện nay còn đang thử nghiệm vì tốc độ truyền dẫn 564,992Mbps đòi hỏi băng thông thiết bị rộng mới truyền tải được.

### **2.2.2 Hệ thống Bắc Mỹ:**

Hệ thống ghép kênh cấp cao khối Bắc Mỹ cũng có 5 cấp, được xây dựng từ hệ thống cấp thấp hình thành nên hệ thống cấp cao hơn.

- Cấp ghép đầu tiên xử lý 24 kênh, mỗi kênh 64Kbps cùng với 8Kbps từ mã tạo luồng dữ liệu nối tiếp 1,554Mbps (luồng T1).
- Cấp ghép thứ 2 nhận 4 luồng T1 cùng với 136Kbps từ mã tạo luồng dữ liệu nối tiếp 6,312Mbps (luồng T2). Trong đó gồm 96 kênh.
- Cấp ghép thứ 3 nhận 7 luồng T2 cùng với 552Kbps từ mã tạo luồng dữ liệu nối tiếp 44,736Mbps (luồng T3). Trong đó gồm 672 kênh.
- Cấp ghép thứ tư nhận 6 luồng T3 cùng với 5,67Mbps từ mã tạo luồng dữ liệu nối tiếp 274,174Mbps (luồng T4). Trong đó gồm 4032 kênh.

### **2.2.3 Hệ thống Nhật Bản :**

Hệ thống của Nhật giống hệ thống Bắc Mỹ ở hai cấp ghép đầu.

- Cấp ghép thứ 3 nhận 5 luồng 6,312Mbps cùng với 504Kbps từ mã tạo luồng dữ liệu nối tiếp 32,046Mbps. Trong đó gồm 480 kênh.
- Cấp ghép thứ tư nhận 3 luồng 32,046Mbps cùng với 1,536Mbps từ mã tạo luồng dữ liệu nối tiếp 97,728Mbps. Trong đó gồm 1440 kênh.

Hệ thống này chủ yếu dùng trong mạng nông thôn.

**Các hệ thống ghép kênh theo tiêu chuẩn Châu Âu, Bắc Mỹ và Nhật Bản :**



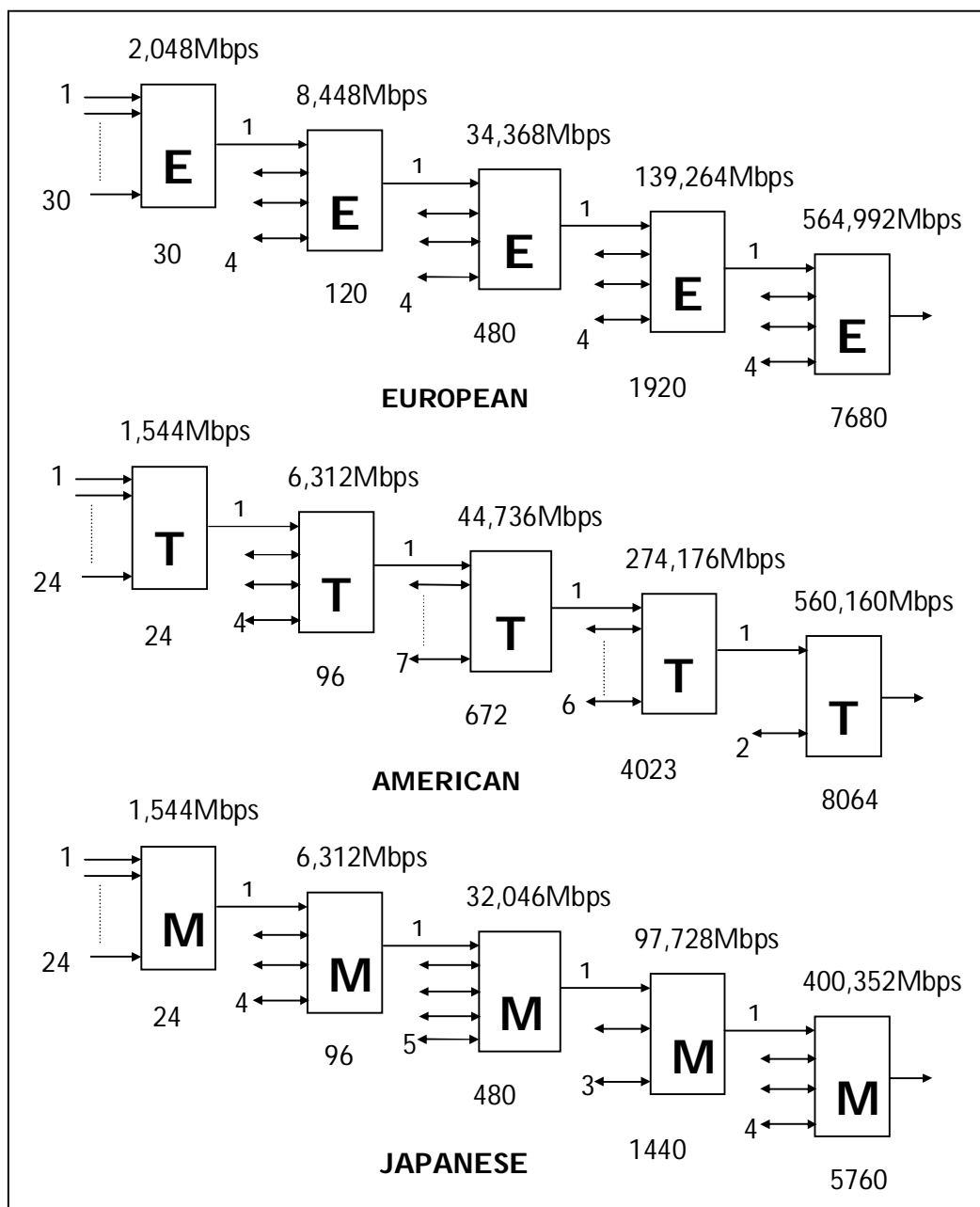
***Lưu***

***Và***

***Toát***

***Nghe***

Tran



### 2.3 Phân biệt cấp ghép kênh PDH :

Tiêu chuẩn	Luật mã	Các đặc trưng	Cấp số					
			0	1	2	3	4	5
		Tốc độ(Kbps)	64	2048	8448	34368	139264	560840



<b>CEPT</b>	<b>A</b>	Dung lượng	1	30	120	480	1920	7680
		Hệ số ghép			4	4	4	4
<b>USA</b>	<b><math>\mu</math></b>	Tốc độ(Kbps)	64	1544	6312	44736	274156	560260
		Dung lượng	1	24	96	672	4032	8064
		Hệ số ghép			4	7	6	2
<b>JAPAN</b>	<b><math>\mu</math></b>	Tốc độ(Kbps)	64	1544	6312	32064	97728	393200
		Dung lượng	1	24	96	480	1440	5760
		Hệ số ghép			4	5	3	4

- **Nhận xét :**

- Hệ thống ghép kênh cấp cao bao giờ cũng có tốc độ lớn hơn so với hệ thống đưa vào vì phải ghép thêm các tín hiệu đồng bộ, nghiệp vụ ...
- Đẳng cấp ghép kênh của các hệ thống không đồng bộ về tốc độ và dung lượng.
- Nhật Bản và Bắc Mỹ có số luồng ghép không đồng nhất.
- Châu Âu có số luồng ghép đồng nhất.
- Số lượng kênh ghép của các  $M_{i-1}$  để ghép thành  $M_i$  khác nhau (n khác nhau), riêng Châu Âu chọn  $n = 4$ .

## **2.4 Ưu nhược điểm của hệ thống ghép kênh PDH :**

- **Ưu điểm :**

- Chất lượng tốt.
- Dung lượng kênh cao.
- Nguyên tắc ghép kênh theo cấp bậc cho phép ghép các luồng số chặt chẽ.
- Cấu trúc hệ thống đơn giản, công nghệ chế tạo hoàn chỉnh, giá thành sản phẩm thấp.

- **Nhược điểm:**

Ngày nay thông tin mang tính chất toàn cầu, tiêu chuẩn ghép kênh PDH bộc lộ rõ một số nhược điểm như :

- Không đồng bộ về tốc độ truyền dẫn, dung lượng kênh, khung thời gian giữa các cấp ghép kênh theo các hệ thống Châu Âu, Bắc Mỹ và Nhật Bản.
- Việc ghép và phân kênh diễn ra theo từng cấp. Đặc biệt với những trạm chuyển tiếp theo mô hình rớt và xen kênh thì phải sử dụng hai hệ thống thiết bị cho hai hướng không kinh tế.
- Nếu có từ 3 hướng trở lên, việc thiết kế vô cùng phức tạp.
- Không linh hoạt trong việc truy xuất cũng như ghép các loại luồng số trong quá trình liên lạc.
- PDH được thiết kế chủ yếu cho các dịch vụ thoại, do đó khó đáp ứng được các loại dịch vụ mới.
- Không đồng nhất giữa các hệ thống về tốc độ truyền dẫn, do đó khó khăn trong việc liên lạc giữa các quốc gia dùng các hệ thống thuộc các cấp hệ khác nhau.
- Do việc ghép kênh và phân kênh diễn ra theo từng cấp số nên số lượng giàn giá, connector, dây feeder để nối kết rất lớn dẫn đến gây suy hao tín hiệu lớn, phức tạp và tăng giá thành.
- Khó quản lý bằng phần mềm tập trung vì không có các bit trong cấu trúc khung để dành cho việc quản lý.

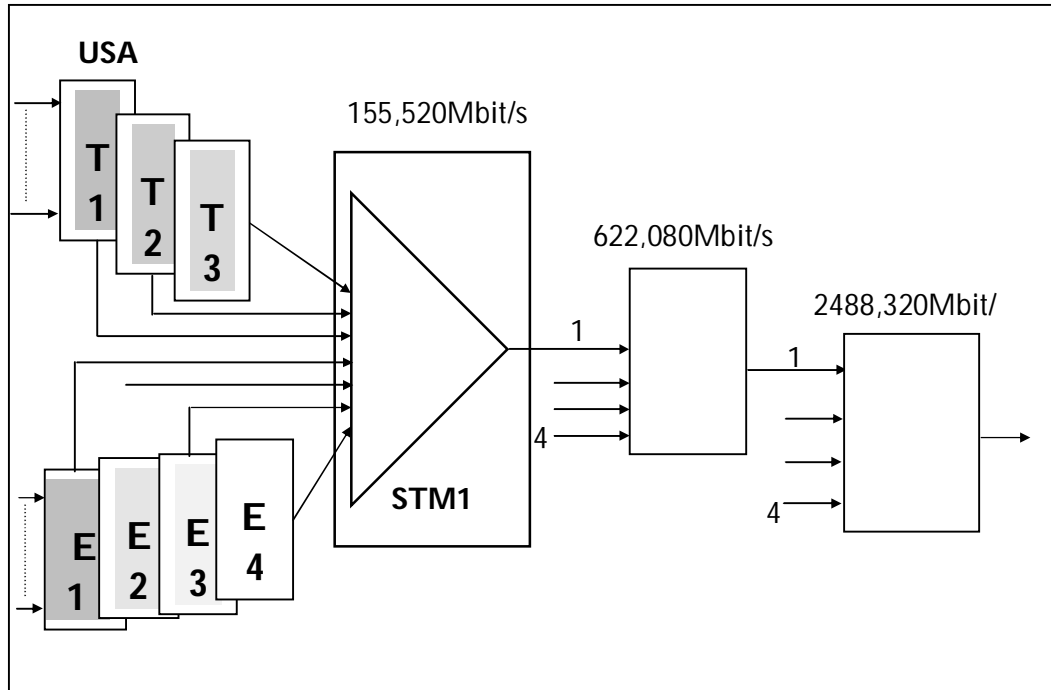


Vào những năm 1980, các hãng sản xuất thiết bị viễn thông đã nghiên cứu các tiêu chuẩn mới để khắc phục các nhược điểm trên, và đã xây dựng nên mô hình hệ thống ghép kênh đồng bộ số SDH có tốc độ căn bản là 155Mbps.

## 2.5 So sánh SDH và PDH :

PDH	SDH
<ul style="list-style-type: none"> <li>- Là mạng cận đồng bộ.</li> <li>- Dao động xung đồng hồ chạy tự do bên trong mà không cần đồng bộ tín hiệu vào với tín hiệu khung.</li> <li>- Kỹ thuật ghép kênh bất đồng bộ.</li> <li>- Khung truyền dẫn đặc biệt được định nghĩa cho từng mức ghép.</li> <li>- Ghép xen kẽ từng bit.</li> <li>- Đồng bộ thời gian bằng cách chèn dương từng bit.</li> <li>- Chỉ có thể truy xuất được các kênh riêng lẻ sau khi đã phân kênh hoàn toàn.</li> <li>- Tiêu chuẩn hóa tốc độ đến 140Mbps.</li> </ul>	<ul style="list-style-type: none"> <li>- Là mạng đồng bộ.</li> <li>- Dao động xung đồng hồ chạy đồng bộ với đồng hồ chuẩn bên ngoài nên cần đồng bộ tín hiệu vào với từ đồng bộ khung.</li> <li>- Kỹ thuật ghép kênh đồng bộ.</li> <li>- Tất cả các tín hiệu ghép có cấu trúc khung đồng nhất.</li> <li>- Ghép xen kẽ từng byte.</li> <li>- Đồng bộ thời gian bằng cách chèn dương, chèn không hặc chèn âm từng byte.</li> <li>- Có thể truy xuất được các kênh riêng lẻ sau khi đọc được nội dung con trỏ.</li> <li>- Tốc độ 155,52Mbps được tiêu chuẩn hóa.</li> </ul>

**MÔ HÌNH GHÉP KÊNH SỐ PDH,SDH KẾT HỢP :**





# Chương 3 : THIẾT BỊ GHÉP KÊNH SỐ

## DSMX 2/34C

Khối ghép kênh DSMX 2/34C là bộ ghép kênh đẳng cấp 2Mbit/s. Một khối ghép kênh này gồm một khối thu và một khối phát. DSMX 2/34C kết hợp 16 luồng tín hiệu số với tốc độ bit danh định là 2Mbit/s hoặc kết hợp 4 luồng tín hiệu số với tốc độ bit danh định là 8448Kbit/s (viết gọn là 8Mbit/s) để tạo ra luồng tín hiệu số với tốc độ bit danh định là 34,368Mbit/s (viết gọn là 34Mbit/s) bằng phương pháp ghép kênh theo thời gian TDM.

### Sơ đồ các giao tiếp thiết bị DSMX 2/34C



***Lưuân***

***Vaên***

***Toát***

***Ngheã*** 25

Tran

Khối thu DSMX 2/34C : thực hiện tách ra 16 luồng tín hiệu 2Mbit/s hoặc 4 luồng tín hiệu 8Mbit từ luồng tín hiệu 34Mbit/s thu vào. Ở phía phát, luồng tín hiệu kết hợp 2 tầng, các luồng tín hiệu đổi từ 2Mbit/s lên 8Mbit/s và cuối cùng là 34Mbit/s. Việc tách luồng cũng được thực hiện ở phần thu.

Thiết bị DSMX 2/34C tuân theo khuyến nghị G703 của CCITT về giao tiếp mã HDB3 cho các luồng tín hiệu số 2Mbit/s, 8Mbit/s và 34Mbit/s. Hình trên trình bày các giao tiếp để kết nối vào thiết bị ghép kênh số DSMX 2/34C.

### **3.1 Sơ đồ khối chức năng và hoạt động của thiết bị ghép kênh DSMX 2/34C :**



Thiết bị ghép kênh số DSMX 2/34C có hai khối chính :

CMS : khối ghép luồng.

CME : khối phân luồng.

- Khối CMS cho phép ghép 16 luồng 2Mbit để hình thành một luồng 34Mbit/s được đưa vào khối phối hợp trở kháng của thiết bị. Sau đó, tín hiệu được đưa vào mạch cân chỉnh mức biên độ suy hao trong quá trình truyền được đưa vào mạch cân chỉnh mức biên độ để bù lại sự suy hao trong quá trình truyền dẫn. Cấp nhịp cho IC CMS là mạch dao động xung đồng hồ dùng thạch anh có tần số là 68,736MHz đưa qua mạch chia 2 bằng IC CMOS.

Đối với kênh nghiệp vụ được lấy theo tiêu chuẩn V11 đưa qua mạch khuếch đại rồi ghép vào khối CMS để chèn vào các bit dịch vụ D và N.

Khối CMS cho phép ghép xen kẽ các luồng số và thực hiện chèn các bit chèn để tạo thành luồng số 34Mbit rồi đưa ra ngõ F1 out, qua mạch khuếch đại và mạch phối hợp trở kháng ở ngõ ra.

- Đường thu : tín hiệu 34Mbit/s thu về được đưa qua mạch phối hợp trở kháng, mạch cân chỉnh biên độ và sườn xung, mạch đệm dùng IC CMOS và mạch khôi phục xung clock để tạo thành hai dòng dữ liệu data in và R<sub>x</sub> clock đưa vào khối phân luồng kiểm soát nhịp bởi hai đồng hồ dùng kỹ thuật PLL (phase lock loop) có tần số là 67,5968MHz (giới hạn dưới) và 68,850MHz (giới hạn trên).
- Khối CME thực hiện việc phân các luồng dữ liệu 34Mbit/s thành 16 luồng 2Mbit/s đưa ra ngõ ra F2, qua mạch khuếch đại và mạch phối hợp trở kháng ngõ ra. Đồng thời khối CME cũng tách ra luồng dữ liệu kênh nghiệp vụ V11.

※ **Cảnh báo cho thiết bị có các đèn led sau :**

- Đèn In alarm : cảnh báo hư hỏng bên trong.
- Đèn F1, F2 loop : đèn led cảnh báo về việc loop vòng tại chỗ.
- Đèn F2 remote loop : cảnh báo về việc loop vòng từ xa.

※ **Loop mạch với DSMX 2/34C :**

Những vòng sau đây có thể sử dụng cho mạch kiểm tra:

- Loop F1 : Từ F1 out vào F1 in (local loop) có thể được lựa chọn SIBUS hoặc công tắc ấn phía sau mặt nắp của thiết bị.
- Loop F2 : Từ F2 out đến F2 in (remote loop) cho việc thực hiện thử một luồng trong 16 luồng 2Mbit/s hoặc 1 luồng trong 4 luồng 8Mbit/s được điều chỉnh bởi bit hiệu chỉnh ở trạm xa.
- Loop phụ (nhánh) : Từ F2 in đến F2 out cho việc sử dụng một kênh trong các luồng 2Mbit hay 8Mbit/s được điều khiển thông qua SIBUS.



### **3.2 Sơ đồ mặt máy :**

\* Sơ đồ mặt trước của hộp ghép luồng DSMX 2/34C gồm có :

- MF1 : Điểm đo ngõ ra đường 34Mbit/s out.
- MF2 : Điểm đo cho 16 ngõ ra 2Mbit/s out.
- FH 34Mbit/s : Điểm đo đôi bit đường 34Mbit in.
- Led INT (đỏ) bên trái : Sáng báo sự cố về đồng bộ, nguồn phía phát.
- Led INT (đỏ) bên phải : Sáng báo sự cố về đồng bộ, nguồn phía thu.

Một hộp DSMX 2/34C có 2 card : card phát bên trái và card thu bên phải. Chúng liên hệ với nhau qua SIBUS (đường bus tập trung các tín hiệu báo hiệu tới hộp giám sát luồng SIG-DSMX).

### **3.3 Card phát trong thiết bị ghép kênh số DSMX 2/34C :**

Card phát DSMX 2/34C được sử dụng trong khối ghép kênh DSMX 2/34C. Khối 2ghép kênh này có thể lắp một card phát và một card thu.

Card phát gồm có : mạch báo hiệu cảnh báo, mạch loop kiểm tra và một giao tiếp V11 (bit N) phía phát.

#### **3.3.1 Sơ đồ mặt trước và mặt sau của card phát :**

- Led INT (đỏ) : sáng khi có sự cố do đồng hồ, nguồn phía phát.
- Led F1/F2 loop (vàng) : sáng khi thực hiện loop.
- SW loop : có 3 vị trí loop:
  - + Loop remote (loop xa).
  - + Loop normal (loop bình thường).
  - + Loop local (loop nội bộ).

#### **3.3.2 Sơ đồ chức năng card phát :**

2Mbit/s



**Lưuân**

**Vaên**

**Toát**

**Ngheã**

Tran

8Mbit/s  $M_{1out}$



***Lưu***

***Vân***

***Toát***

***Nghi***

Tran

Tín hiệu HDB3 từ ngõ vào (2 Mbit/s hoặc 8Mbit/s) qua biến áp cách li (1,3) và mạch hạn biên (2, 4) để khôi phục xung tín hiệu HDB3 đưa vào IC hệ thống (19).

Với một vài mạch ngoại vi, hệ thống IC CMS (19) thực hiện hoàn toàn chức năng phía phát. Tín hiệu đồng hồ các luồng 2Mbit/s hoặc 8Mbit/s được khôi phục từ luồng tín hiệu data dưới dạng số bởi một đồng hồ phụ. Tần số đồng hồ phụ được cấp bởi đồng hồ chủ (5). Luồng data được giải mã HDB3 mà trước đó đã được đồng bộ với đồng hồ chủ trong vùng đệm (xử lý vị trí bit chèn), được đưa vào khung bit và thực hiện ghép 16 luồng 2Mbit/s (hoặc 4 luồng 8Mbit/s) thành luồng 34Mbit/s rồi mã hóa thành mã HDB3 tương ứng với giao tiếp F1 out (17, 18).

Dữ liệu bit N trong khung 8Mbit/s và khung 34Mbit/s được truyền nhờ giao tiếp V11 ở khối 6.

Trong trường hợp không có giám sát tại trạm đầu cuối, các lỗi và nhiễu ở phía thu có thể thông báo với phát bằng bit D (8).

Các vòng loop kiểm tra khác nhau (7,14) được dùng cho việc kiểm tra. Một led chỉ thị (13) được dùng cho việc loop mạch kiểm tra, jack do F1 out có thể được lấy ra ở mặt trước của card phát.

Tín hiệu đồng hồ khung (12) có thể được kiểm tra tại các điểm kích thích (chỉ thấy được khi mở nắp hộp).

Nếu xảy ra lỗi ở nguồn cung cấp (mất nguồn) tín hiệu reset (9) được IC CMS tạo ra và sau đó cảnh báo INT xuất hiện. Led INT cũng chỉ thị cho sự cố về nguồn cung cấp đồng hồ.

Tín hiệu clock chuẩn được kiểm tra với sự trợ giúp của mạch giám sát biên độ (1).

Việc cài đặt tình trạng hoạt động được đưa ra bằng cách sử dụng DIP-FIX Switches.

Bộ biến đổi điện áp (20) tạo ra điện áp +5V cung cấp cho card phát thông qua 2 DIP-FIX Switches.

### **3.3.3 Cài đặt DIL-SWITCH, DIP-FIX cho phần phát :**

- DIL-FIX 800 đến 803 và 812 đến 823 thiết lập trở kháng vào cho 16 luồng 2Mbit/s vào.
- DIL-SWITCH 804, 805, 806 : thiết lập chế độ cảnh báo.
- DIL-SWITCH 807 : thiết lập chế độ đấu vòng cho mục đích kiểm tra.

#### **\*Chế độ cảnh báo :**

- Đèn led INT chỉ thị sự cố hệ thống (tín hiệu đồng hồ, nguồn cung cấp ...).
- Điểm MF1 kiểm tra mức F1 out :

Điện áp (đỉnh zero).....:100mV ± 20mV

Trở kháng.....: 75 Ohm

Cài đặt các ngõ vào F2 in (2Mbit/s) với các cổng sử dụng cặp đối xứng (120 Ohm) và cặp đồng trục (75 Ohm).



## Sơ đồ công tắc

### 3.3.3.1 Bảng cài đặt các cổng từ 800 -> 809 và 812 -> 823 :

Shooting links	F2 in 75 $\Omega$		F2 in 120 $\Omega$	
800→803	A	close	A	close
812→823	B	open	B	open

#### \* Các chế độ cài đặt :

- AIS Infection at F1 : Đưa tín hiệu ASI tại F1 (34Mbit/s).
- Justifying digit evaluation for F2 remote loop : Điều chỉnh giá trị cho loop xa F2.
- Changover 2Mbit/s to 8Mbit/s : Chuyển qua luồng 2Mbit/s hay 8Mbit/s.
- N-bit changover 8Mbit/s : Thay đổi N bit trong luồng 8Mbit/s.
- Channel NO : Số thứ tự các kênh.

### 3.3.3.2 Cài đặt DIL-SWITCHES 807 :

807 Shooting links	Chức năng
A/B đóng	Loop chuyển mạch
A/B mở	Loop khởi

### 3.3.3.3 Cài đặt DIL-SWITCH 804 :

Công tắc 804		A (1)	B (2)	C (3)	D (4)	E (5)	F (6)	G (7)	H (8)
Đưa AIS tại F1	off	OFF							
	on	ON							
Điều chỉnh giá trị loop xa	off		OFF						
	on		ON						
Chuyển qua luồng 2Mbit/s hay 8Mbit/s	2M			OFF	OFF	OFF	OFF		
	8M			ON	ON	ON	ON		
Thay đổi N-bit trong luồng 34Mbit/s	Bit báo hiệu cho giao tiếp V11							OFF	
								ON	
Thay đổi N-bit trong luồng 8Mbit/s	Bit báo hiệu cho giao tiếp V11								OFF
									ON
Số kênh	2M			1-4	5-8	9-12	13-16		13-16
	8M			1	2	3	4		4

### 3.3.3.4 Cài đặt DIL-SWITCH 805 :

Công tắc 805		A (1)	B (2)	C (3)	D (4)	E (5)
Chuyển qua luồng 2Mbit/s hay 8Mbit	Qua khối phát	OFF				
	qua SIG-DSMX	ON				
Loop mạch	Qua khối phát		OFF			
	qua SIG-DSMX		ON			
Thay đổi D-bit	Qua khối phát			OFF		
	qua SIG-DSMX			ON		
N-bit trong luồng 34Mbit/s	Qua khối phát				OFF	
	qua SIG-DSMX				ON	
Thay đổi N-bit trong luồng 8Mbit/s	Qua khối phát					OFF
	qua SIG-DSMX					ON





### 3.3.3.5 Cài đặt DIL-SWITCHES 808 :

Công tắc 808		A (1)	B (2)	C (3)	D (4)	E (5)
Xác định	Điều khiển qua SIG-DSMX					OFF
Cảnh báo INT	Điều khiển qua SIG-DSMX hoặc hướng phát					ON
Thay đổi N-bit trong 8M	N-bit là bit báo hiệu	OFF	OFF	OFF		
Số tín hiệu trong 8M	N-bit qua V11	ON	ON	ON		
		1	2	3		

### 3.4 Mạch giao tiếp ngõ vào 2Mbit/s : (sơ đồ DSMX 2/34 CII 2+)

Có 16 luồng số vào 2Mbit/s được đưa qua 16 biến áp phối hợp trở kháng, luồng tín hiệu sau đó được đưa đến 16 mạch giới hạn mức bằng diode, tại đây 16 luồng số 2Mbit/s được đưa tạo thành 4 nhóm là :

- \* Nhóm 1: D2P1I, D2N1I ... .. D2P4I, D2N4I
- \* Nhóm 2: D2P5I, D2N5I ... .. D2P8I, D2N8I
- \* Nhóm 3: D2P9I, D2N9I ... .. D2P12I, D2N12I
- \* Nhóm 4: D2P13I, D2N13I ... D2P16I, D2N16I

Trong mỗi nhóm gồm 4 luồng số, mỗi luồng số gồm 2 đường, cụ thể là :

+ Luồng thứ nhất gồm 2 đường là :

Đường thứ nhất : D2P1I : Data, 2Mbit/s positive (or bin data) channel 1

Đường thứ hai : D2N1I : Data, 2Mbit/s negative (or bin data) channel 1

.....

+ Luồng thứ 16 gồm 2 đường là :

Đường thứ nhất : D2P16I : Data, 2Mbit/s positive (or bin data) channel 16

Đường thứ hai : D2N16I : Data, 2Mbit/s negative (or bin data) channel 16

Sau đó, các luồng số này được đưa vào 4 IC đệm 801A, 802A, 803A và 804A. Tín hiệu từ khối đệm sẽ được đưa đến khối ghép luồng (sơ đồ 4+).

### 3.5 Khối ghép luồng : (sơ đồ DSMX 2/34 CII 4+)

Khối ghép luồng được thực hiện bằng IC CMS (1823A), cho phép 16 luồng 2Mbit/s ở ngõ vào được ghép thành luồng số 34Mbit/s trên các chân :

Chân 21 :luồng D34PO (Data 34Mbit/s positive).

Chân 23 :luồng D34NO (Data 34Mbit/s negative).

### 3.6 Khối giao tiếp 34Mbit/s : (sơ đồ DSMX 2/34 CII 6+)

Luồng số 34Mbit/s được đưa vào biến áp phối hợp trở kháng 2472B để phối hợp trở kháng, cách li mạch ngoài và sau đó tín hiệu được đưa đến IC đệm 2809.

Tín hiệu 34Mbit/s được giới hạn bởi các diode 2569 đến 2572.

Tín hiệu ra khỏi IC 2809 sẽ được đưa đến IC đệm 2810A, hình thành luồng số 34Mbit/s chuẩn là :

D34PI: Data on F1 in (34Mbit/s) HDB3+, RZ signal

Và D34PI: Data on F1 in (34Mbit/s) HDB3+, RZ signal để đưa đến khối phân



**Lưu ý**

**Và**

**Toát**

**Nghe**

Tran

luồng.

Trong khối này còn có các mạch tạo dao động xung clock được thực hiện bởi các vi mạch 2812A và thạch anh 2602A tạo ra tần số 67MHz và luồng tín hiệu này sẽ được đưa đến khối phân luồng.

### **3.7 Card thu trong thiết bị DSMX 2/34C :**

#### **3.7.1 Sơ đồ mặt trước và mặt sau của card thu :**

- Led INT (đỏ) : Sáng báo sự cố do đồng hồ, nguồn phía thu.
- Led F2 loop (vàng) : Sáng khi SW loop ngoài vị trí bình thường.
- 16 đi63m đo MF2 : đo đánh giá 16 luồng 2Mbit/s out.
- FH 34Mbit/s : Điểm đo đánh giá chất lượng F1 in.

#### **Sơ đồ mặt card phân thu**



### **3.7.2 Sơ đồ chức năng card thu :**



***Luaän***

***Vaên***

***Toát***

***Ngheäp***

Tran

Tín hiệu ngõ vào 34Mbit/s được đưa tới F1 in qua biến áp cách li (1) và tới IC hệ thống (22). Cùng với vài mạch ngoại vi, IC hệ thống (22) thực hiện hoàn toàn chức năng card thu. Mạch khôi phục tín hiệu clock thu được từ mạch đồng hồ phụ (4) tín hiệu 34Mbit/s. Tín hiệu đồng hồ thu này được sử dụng để điều khiển các tín hiệu đồng hồ thu khác. Luồng tín hiệu 34Mbit/s tại ngõ vào F1 in được giám sát bởi mạch giám sát (3) (no data signal).

Hệ thống cung cấp đồng hồ trung tâm trong IC (22) đồng bộ với luồng tín hiệu vào 34Mbit/s và chia thành 4 luồng 8Mbit/s. Hệ thống cấp đồng hồ trung tâm 8MHz đồng bộ tín hiệu 8Mbit/s và chi thành 4 luồng 2Mbit/s, các luồng 2Mbit/s được ghi vào bộ đệm (trong IC (22) ), qua các khe trống xung clock.

Tín hiệu đồng hồ ở F2 out (2Mbit/s hoặc 8Mbit/s) được khôi phục trong vòng khóa pha PLL (trong IC (22)), được điều khiển bởi bộ nhớ đệm, bộ dao động thạch anh (5) được sử dụng để đọc gần đồng bộ với luồng tín hiệu gần bộ nhớ đệm. Sau đó, số liệu được mã hóa HDB3 tương ứng với giao tiếp F2 out sau khi qua các mạch khuếch đại và mạch phối hợp trở kháng (18, 19, 20, 21).

Tại giao tiếp V11 (16), số liệu được mang bởi bit N của khung 8Mbit/s và khung 8Mbit/s được xen vào.

Giao tiếp nối tiếp SIBUS (17) nổi trạng thái cảnh báo phía thu với hộp cảnh báo trung tâm SIG-DSMX. Trong trường hợp không có giám sát ở trạm đầu cuối lỗi ở phía thu có thể gửi bằng bit D trong luồng tín hiệu F2 out của phía phát.

Tỉ số lỗi F2 out có thể kiểm tra nhờ mạch (11) ở phía trước mặt máy. Các vòng loop (7,13) sử dụng cho việc kiểm tra. Đèn chỉ thị (12) hiển thị các loop kiểm tra đang được thực hiện.

Đồng hồ khung 10 có thể kiểm tra tại điểm kích (chỉ thấy khi mở nắp máy). Nếu xảy ra mất nguồn, tín hiệu reset tạo ra cho IC (22) và cùng lúc đó xuất hiện cảnh báo INT (14). Cảnh báo INT cũng được tạo ra khi có sự cố mất nguồn cung cấp đồng hồ (dao động thạch anh). Tần số dao động chuẩn (5) nhận được từ dao động thạch anh được kiểm tra bằng mạch giám sát biên độ (9).

Điện áp +5V được cung cấp bởi bộ biến đổi điện áp (23) đến card thu thông qua DIP-FIX Switches.

### **3.8 Khối phân luồng :** (sơ đồ DSMX 2/34 CII 7+)

Luồng tín hiệu 34Mbit/s là D34PI và D34NI được đưa vào IC CME trên chân số 31 và chân 83, tại đó luồng tín hiệu được phân ra thành 16 luồng 2Mbit/s là :

D2PO-1 : Data F2 out (2Mbit/s) HDB3+, or binary data, channel 1.

D2PO-16: Data F2 out (2Mbit/s) HDB3+, or binary data, channel 16.

D2NO-1 : Data F2 out (2Mbit/s) HDB3-, or binary data, channel 1.

D2NO-16 : Data F2 out (2Mbit/s) HDB3-, or binary data, channel 16.

Sau đó, 16 luồng 2Mbit/s sẽ được tiếp tục đưa đến khối giao tiếp ngõ ra.

### **3.9 Mạch giao tiếp ngõ ra 2Mbit/s:** (sơ đồ DSMX 2/34 CII 5+)

Trong khối này, 16 luồng 2. Lần lượt đưa đến 8 IC đệm từ 2801A đến 2808A. Mỗi IC thực hiện việc xử lý giao tiếp 2 luồng 2Mbit/s. Tại đây, luồng tín hiệu được đưa qua các biến áp phối hợp trở kháng tương ứng và đưa đến ngõ ra.



\*\* Tóm lại, thiết bị ghép kênh số DSMX 2/34C cho phép ghép 16 luồng 2Mbit/s để tạo thành luồng 34Mbit/s và phân luồng 34Mbit/s ra thành 16 luồng 2Mbit/s.

### **3.10 Cài đặt DIL-SWITCHES, DIL-FIX trong card thu :**

**\* DIL-SWITCHES 950 đến 953 và 960 đến 971 :**

Thiết lập trở kháng ngõ ra cho 16 luồng 2Mbit/s

Shooting links	F2 out 75 Ω		F2 out 120Ω	
950→953	A	close	A	close
960→971	B	open	B	open

**\* DIL-SWITCHES 950 đến 955 thiết lập chế độ cảnh báo :**

**\* Chế độ cảnh báo :**

- Đèn led INT sáng khi xảy ra sự cố mất tín hiệu đồng bộ, mất nguồn cung cấp.
  - Điểm đo MF2-1 đến MF2-16 kiểm tra mức 16 luồng 2Mbit/s.
  - Điểm đo MF2-1 đến MF2-4 kiểm tra mức 4 luồng 8Mbit/s.
- Để đánh giá tương đối tỉ số bit đầu, đo FH có thể kiểm tra.

Công tắc 954		A (1)	B (2)	C (3)	D (4)	E (5)	F (6)	G (7)	H (8)
Điều khiển chuyển 2Mbit/s đến 8Mbit/s	Qua SIG-DSMX	OFF							
	Qua khối thu	ON							
Điều chỉnh loop mạch	Qua SIG-DSMX		OFF						
	Qua khối thu		ON						
Chèn giá trị cho loop 2Mbit/s	off			OFF					
	on			ON					
Xác định cảnh báo INT	Qua SIG-DSMX				OFF				
	Qua khối thu				ON				
Điều khiển chuyển 2Mbit/s đến 8Mbit/s	2Mbit/s					OFF	OFF	OFF	OFF
	8Mbit/s					ON	ON	ON	ON
Số kênh	2Mbit/s					1-4	5-8	9-12	13-16
	8Mbit/s					1	2	3	4

### **3.11 Đặc tính kỹ thuật của thiết bị DSMX 2/34C :**

**\* Giao tiếp HDB3 34Mbit/s :**

- Tốc độ ..... bit
- .....34.368Mbit/s.
- Dạng xung tín hiệu F1 out .....Xấp xỉ xung vuông.
- Biên độ tín hiệu F1 out/F1 in .....1V± 10%.
- Trở kháng ngõ ra F1 out/F1 in..... 75 Ω.
- Suy hao phản hồi :



**Lưu ý**

**Và**

**Toán**

**Nguyễn**

Tran

- + Phía phát : tại ngõ ra F1 out, 75 Ω
  - 860KHz đến 1,7MHz ≥ 8 dB
  - 1,7Mhz đến 34MHz ≥ 4dB
  - 34MHz đến 52MHz ≥ 10dB
- + Phía thu : tại ngõ ra F1 out, 75 Ω
  - 860KHz đến 1,7MHz ≥ 12 dB
  - 1,7Mhz đến 34MHz ≥ 20dB
  - 34MHz đến 52MHz ≥ 15dB

\* Giao tiếp HDB3 2Mbit/s :

- Tốc độ .....2048Kbit/s. bit
- Dạng xung tín hiệu F1 out .....Xấp xỉ xung vuông.
- Biên độ tín hiệu F1 out/F1 in
  - Cấp đồng trục .....2,37V ± 10%.
  - Cấp đối xứng .....3V ± 10%.
- Suy hao do nối cáp phía phát .....0dB đến 6dB tại 1Mhz.
- Trở kháng kết nối tại F2 in F1 out :
  - Cấp đồng trục .....120Ω.
  - Cấp đối xứng .....75Ω.
- Suy hao phản hồi:
  - + Phía phát : tại F2 in (120Ω hoặc 75 Ω) trong dãy.
    - 50KHz đến 100MHz ≥ 12 dB
    - 100Khz đến 2MHz ≥ 18dB
    - 2KHz đến 3MHz ≥ 14dB
  - + Phía thu : tại ngõ ra F1 out, 75 Ω
    - 50KHz đến 100MHz ≥ 8 dB
    - 100Mhz đến 2MHz ≥ 14dB
    - 2KHz đến 3MHz ≥ 10dB

- Nguồn cung cấp :
  - Điện áp vào .....từ -36V đến -75V.
  - Điện áp DC hoạt động .....+5V ± 1%
- Công suất tiêu thụ :
  - Card phát .....1,9W.
  - Card thu ..... 3,1W.

\* Giao diện V11 in :

- Theo khuyến nghị của CCITT :.....V11 Type 1.
- Dạng kết nối là đối xứng.
- Dạng tín hiệu nhị phân.
- Tốc độ bit đồng bộ tối đa ứng với luồng 34Mbit/s là 4,8Kbit/s.
- Tốc độ bit đồng bộ tối đa ứng với luồng 8Mbit/s là 2,4Kbit/s.
- Trở kháng là 600 Ohm.

\* Giao diện V11 out :

- Theo khuyến nghị của CCITT :.....V11 Type 1.
- Dạng kết nối là đối xứng.
- Dạng tín hiệu nhị phân.
- Điện áp ra với trở kháng đầu cuối 100 Ohm  $\geq 2V$ .
- Trở kháng nội  $\leq 100$  Ohm.
- Dòng ngắn mạch  $\leq 150$  mA.

### **3.12 Card cung cấp nguồn cho card phát và card thu :**

#### **Các khối chức năng mạch cấp nguồn cho card phát và card thu.**

Mạch cấp nguồn có chức năng như một bộ biến đổi điện thế cao (flyback converter) với ngăn cách DC, chu kì làm việc thay đổi, tần số hoạt động không thay đổi 50Hz. Mạch cấp nguồn có hai khối chức năng gồm :

- Phần nguồn từ khối (23) đến khối (30).
- Phần điều khiển và ổn định từ khối (31) đến khối (38).

#### **\* Phần cấp nguồn :**

Bao gồm các khối chức năng sau :

- (23) : Mạch bảo vệ phân cực ngõ vào (dây diot nối tiếp).
- (24) : Mạch giới hạn dòng vào (dòng giới hạn tới xấp xỉ 0,6A) và thêm vào mạch bảo vệ dự phòng để chống quá áp  $\geq 150V$ .
- (25) : Mạch lọc chống nhiễu hồi tiếp.
- (26) : Mạch đảo điện.
- (27) : Biến áp xung.
- (28) : Chỉnh lưu shottky.
- (29) : Lọc điện áp ngõ ra.
- (30) : Hồi tiếp từ biến áp (27) (điện áp phụ Uh).

#### **\* Phần điều khiển và ổn định :**



**Luaän**

**Vaên**

**Toát**

**Nghieäp**

Tran

(31) : Bộ ổn định điện áp  $U_h$  (xấp xỉ 5,8V), bộ ổn áp (regulator) được cung cấp ngõ vào  $U_v$ .

(32) : Bảo vệ cho IC điều khiển chống quá áp ngõ vào.

(33) : Ngăn quá áp tại mức điện áp ngõ vào xấp xỉ 80V.

(34) : Tạo xung đồng hồ (50KHz,  $\gamma = 0,5$ ).

(35) : Hạn dòng, giảm liên tục chu kì làm việc  $\gamma$  khi quá tải ngõ ra.

(36) : Kết nối tín hiệu và RS-Flipflop.

(37) : Mạch lái transistor chuyển mạch.

(38) : Mạch ổn định ngõ ra.

\* **Phân tích hoạt động chi tiết của khối nguồn** : (Sơ đồ DSMX 2/34C 1+)

IC 804 là mạch tạo và điều khiển, ổn định dòng điện.

Transistor 604 là transistor đảo điện (tắt dẫn để tạo ra xung đột biến) làm thay đổi cực tính điện áp từ DC sang AC. Điều khiển cho nó là hai transistor 600 và 601 (ghép kiểu emitter).

Transistor 603 : bảo vệ điện áp ngõ vào.

Biến áp xung 531 là biến áp đảo điện.

Diode 545A và 545B mắc kiểu song song, có nhiệm vụ nắn và ổn định.

Hai transistor 802 và 803 là mạch dò điện áp ngõ ra (dùng giao tiếp quang : diode quang chiếu ánh sáng vào 2 transistor này làm nó dẫn mạnh hay yếu).



**\* Chỉ tiêu của khối nguồn :**

- **Ngõ vào :**

Nguồn điện từ 36-75V DC, tương ứng với cực tính nguồn acqy từ (-48V) đến (-60V).

Áp giới hạn quá tải là 150V.

Dòng vào điện tối đa là 1,1A.

Công suất 12W.

Dòng điện được bảo vệ ở ngõ vào là 1,5A.

- **Ngõ ra :**

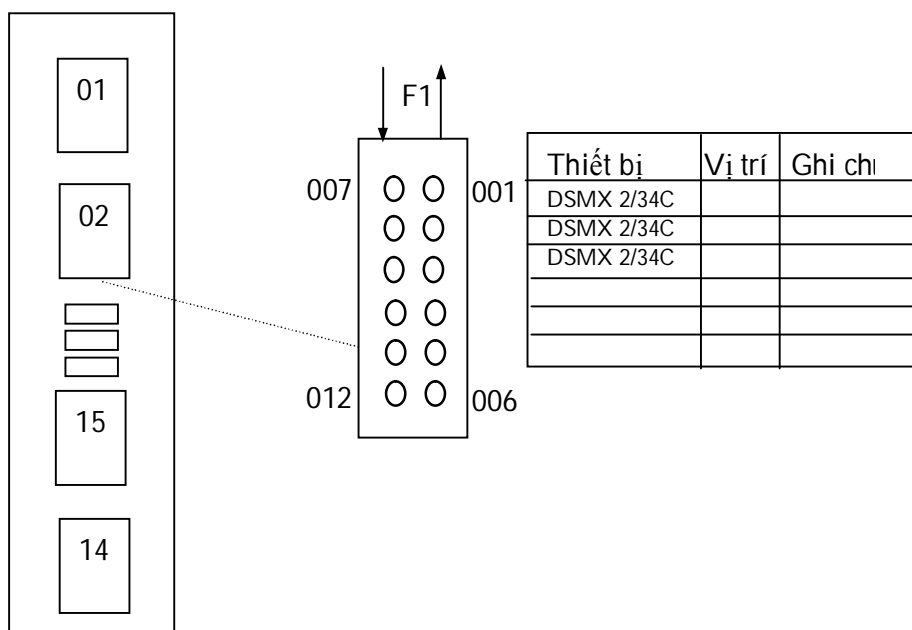
Điện áp ra là 5,1V và mức hiệu chỉnh là  $\pm 5\%$ .

Khoảng dòng điện ở ngõ ra là từ 0 đến 2A. Điện áp chuẩn cấp cho mạch so sánh là 30mV và 150mV.

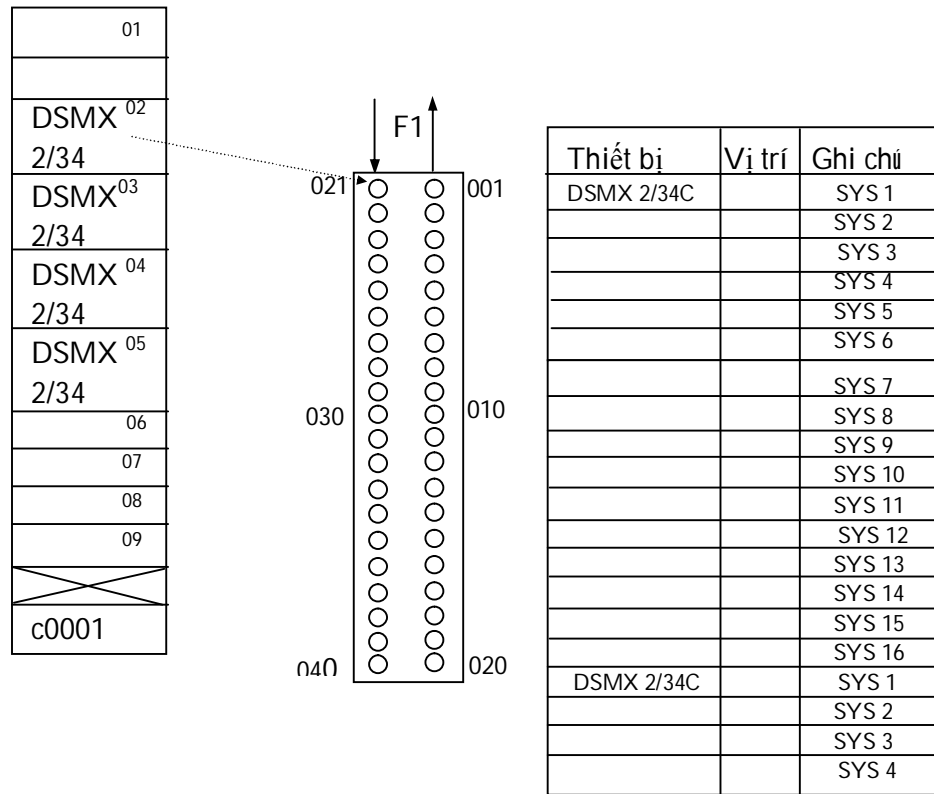
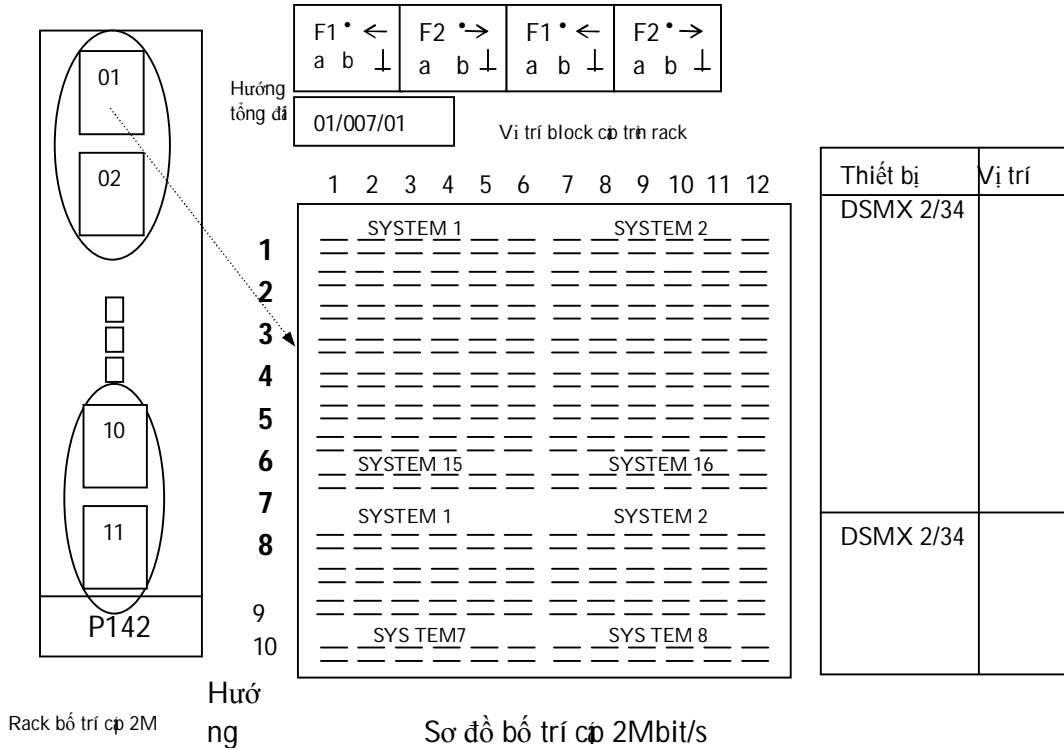
Trọng lượng khối nguồn khoảng 0,3kg.

**3.13 Bộ trí cáp và kiểm tra luồng 2Mbit/s,34Mbit/s :**

**3.13.1 Bộ trí cáp 2Mbit/s, 34Mbit/s :**



Bố trí cáp 75 Ohm 34Mbit/s phía F1



### **3.13.2 Kiểm tra luồng 2Mbit/s, 34Mbit/s trên hộp DSMX 2/34C :**

Các điểm đo trong khai thác điều thể hiện trên mặt hộp DSMX 2/34C . Đo tại các điểm này sẽ không làm mất liên lạc trong khi đo.

- **Đo MF2 out :**

Ta có thể đo các luồng 2Mbit/s thu về trước khi đưa qua tổng đài thông qua 16 điểm đo MF2 out cho từng luồng tương ứng có đánh số trên mặt máy. Đo bằng Oscilloscope hoặc máy đo BER K4303, biên độ đo ở đây là  $240\text{mV} \pm 10\%$  (đỉnh zero), 75 Ohm, mã HDB3.

- **Đo MF2 out :**

Đo luồng 34Mbit/s out.

Đo bằng Oscilloscope, biên độ đo ở đây là  $240\text{mV} \pm 10\%$  (đỉnh zero), 75 Ohm, mã HDB3. Ta còn có thể đo bằng máy đo K4303 để đánh giá chất lượng luồng 34Mbit/s phát đi.

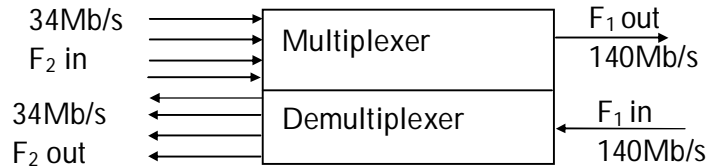
- **Đo FH :**

Ta có thể đo bằng máy đếm số. Bình thường luồng tốt giá trị đo là zero. Khi nhận AIS đầu vào F1 in có giá trị đo được chính bằng tần số khung xung 34Mbit/s (khoảng 22375Hz). Mục đích là đếm bit lỗi, qua đó đánh giá chất lượng đường truyền 34Mbit/s thu về.



# Chương 4: THIẾT BỊ GHÉP KÊNH SỐ DSMX 34/140C

## 4.1 Giới thiệu tổng quát :



F2 là

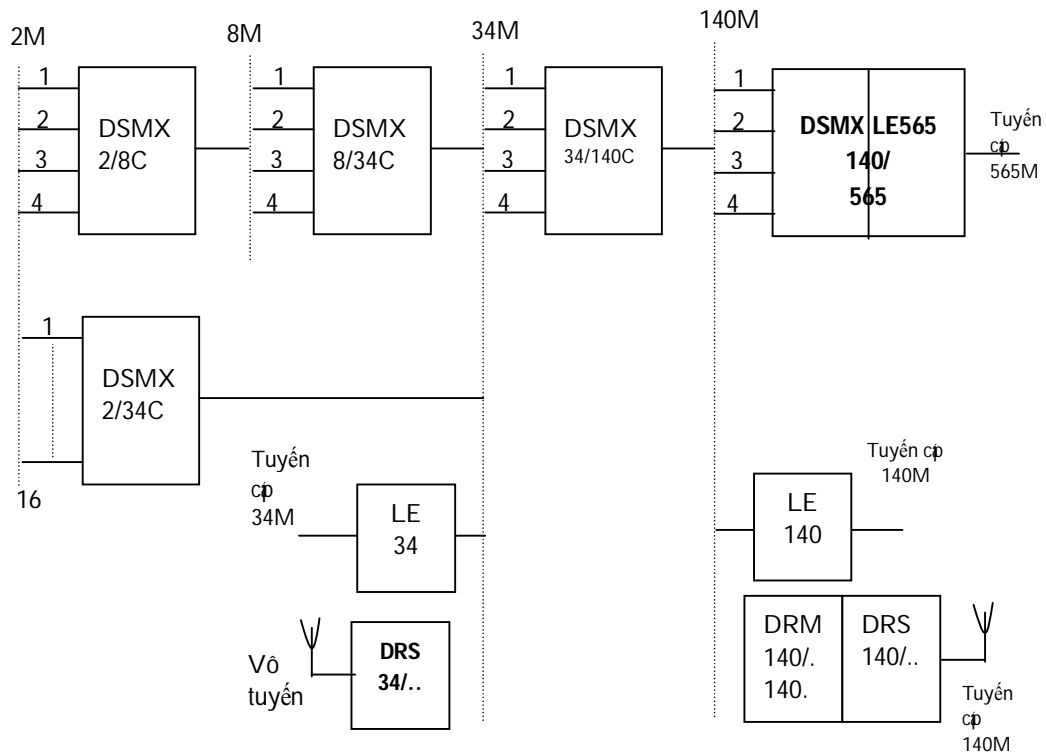
kí hiệu của các

luồng số cấp thấp 34Mbit/s

F1 là kí hiệu của các luồng số cấp cao 140Mbit/s

Thiết bị này do hãng Siemen sản xuất và được sử dụng để ghép 4 luồng tín hiệu 34Mbps cận đồng bộ thành một luồng tín hiệu 140Mbps (theo khuyến nghị của CCITT) và tách 1 luồng tín hiệu 140Mbps thành 4 luồng 34Mbps.

Thiết bị này được sử dụng cùng lúc với các hệ thống vi ba số hoặc các thiết bị cáp quang 140Mbit/s.



## Sơ đồ mặt máy thiết bị ghép luồng DSMX 34/140C

- Led INT (đỏ) : cảnh báo về việc hư hỏng của thiết bị (mất nguồn...).
  - Led SV(đỏ) : sáng khi card có sự cố.
  - FH : đèn led cảnh báo về việc đồng bộ khung.
    - Điện thế vô ích (trở kháng  $75\Omega$ ) là  $0V \pm 0,1V$ .
    - Điện thế hoạt động (trở kháng  $75\Omega$ ) là  $1V \pm 0,1V$ .
    - Độ rộng xung là  $1\mu s \rightarrow 2\mu s$ .
  - MF1 (F1 out) : là điểm nối để đo thử luồng tín hiệu 140Mbit/s thu nhận được từ 4 luồng 34Mbit/s với :
    - Điện áp :  $150mV \pm 30mV$ (đỉnh đỉnh)
    - Trở kháng :  $75\Omega$ .
  - MF2-1, MF2-2, MF2-3, MF2-4 là bốn điểm đo giám sát 4 ngõ ra F2 out (4 luồng 34Mbit/s thu về) với :
    - Điện áp : :  $150mV \pm 20mV$ (từ 0 đến đỉnh).
  - Kí hiệu 70a, 70b, 70c, 70d là các trạm nối luồng 34Mbit/s, tất cả đều có ngõ vào (in), ngõ ra (out) và mass.
  - Các điểm nối A,B out và C,D in với :
    - A là điểm kích xung đồng hồ, phía phát.
    - C là điểm kích xung đồng hồ, phía thu.
    - D và B : nối đất (ground).
- Khi hàn nối các chân A và C :  
Tần số xung đồng hồ là 47,6KHz.  
Mức : TTL.

### **4.2 Sơ đồ khối, chức năng và hoạt động của thiết bị ghép kênh số DSMX 34/140C :**

#### **4.2.1 Sơ đồ khối :**



**Lưuân**

**Vaên**

**Toát**

**Ngheän** 15

Tran

## Sơ đồ khối Card ghép luồng DSMX 34/140C

### **4.2.2 Chức năng của thiết bị ghép kênh số DSMX 34/140C :**

Đối với mỗi luồng tín hiệu số, card DSMX 34/140C có các chức năng chính như sau :

#### **a. Khối ghép kênh :**

- Mạch giao tiếp với luồng tín hiệu vào (34Mbit/s).
- Mạch khôi phục tín hiệu xung đồng hồ .
- Mạch tách lỗi.
- Mạch đổi mã từ HDB3 /BIN.
- Hiệu chỉnh dương.
- Bộ đệm.
- Chèn tín hiệu AIS.
- Ghép 4 luồng tín hiệu 34Mbit/s.
- Mạch đổi mã từ BIN/CMI.

#### **b. Khối phân kênh :**



*Lưuân*

*Vaên*

*Toát*

*Ngheã*

Tran

Gồm các mạch có chức năng chính sau :

- Mạch giao tiếp với luồng tín hiệu vào 140Mbit/s.
- Mạch tách lỗi.
- Bộ đổi mã CMI/BIN.
- Phục hồi mất đồng bộ khung và các từ đồng bộ khung.
- Tách tín hiệu AIS và cảnh báo từ xa.

Card DSMX 34/140C ghép các luồng tín hiệu như sau :

Ghép các luồng tín hiệu 34Mbit/s cận đồng bộ ở ngõ vào, muốn ghép được các luồng tín hiệu ở ngõ vào này ta phải đồng bộ chúng bằng cách chèn dương. Những luồng tín hiệu đến bộ ghép sẽ được ghép xen kẽ nhau theo từng kênh, các bit đồng bộ khung cũng được chèn vào luồng số, các bit này cho phép xác định vị trí của các kênh trong quá trình phân kênh. Việc tách các từ đồng bộ khung nhận được sẽ giúp cho việc gởi đúng dữ liệu cho từng kênh. Phân luồng tín hiệu thành 4 luồng 34Mbit/s.

#### **4.2.3 Hoạt động của thiết bị ghép kênh số DSMX 34/140C :**

##### **a. Hoạt động của phía phát :**

Bốn luồng tín hiệu số 34Mbit/s được đưa và khối ghép MUX (5) lần lượt qua các mạch phối hợp trở kháng, mạch sửa sườn xung và hạn biên, mạch khuếch đại ở khối (1), mạch điều chỉnh độ rộng xung 1 và 0 (khối (2)), mạch biến đổi mã từ HDB3 sang BIN (mã nhị cực sang mã đơn cực) ở khối (3), sau đó qua mạch đệm buffer (4) và sau đó tới khối ghép kênh (5).

Bộ ghép (5) kết hợp 4 luồng 34Mbit/s tạo thành luồng tín hiệu 140Mbit/s thực hiện chèn các từ đồng bộ khung, các bit đồng bộ, các bit hiệu chỉnh. Ngoài ra bộ ghép còn có thêm :

- Các bit đồng bộ khung.
- Các bit nghiệp vụ.
- Các bit chèn (phục vụ hiệu chỉnh).
- Các bit chèn tương ứng với cấu trúc khung 140Mbit/s.

Tín hiệu từ khối ghép được đưa đến mạch chuyển đổi từ song song sang nối tiếp (6) tạo thành luồng 140Mbit/s, đưa đến ngõ ra, qua mạch đổi mã từ đơn cực sang nhị cực (BIN -> CMI) ở khối (7) , sau đó đến mạch khuếch đại và mạch phối hợp trở kháng (8) ở ngõ ra.

Giao tiếp báo hiệu SIBUS (12) xử lý các tín hiệu lỗi và nhiễu trên phía phát và phía thu , và gởi chúng đến khối báo hiệu cảnh báo trung tâm SIG-INSET.

Các bit nghiệp vụ Y1, Y2 được chèn vào khối ghép kênh qua mạch khuếch đại cùng với tín hiệu cảnh báo của hệ thống.

Cấp nhịp cho khối ghép là mạch dao động tạo xung đồng hồ G với tần số 278,528MHz.

##### **b. Hoạt động của phía thu :**

Luồng tín hiệu 140Mbit/s ở đầu thu được điều chỉnh qua bộ cân bằng (13) và mạch khôi phục tín hiệu xung đồng hồ(15).

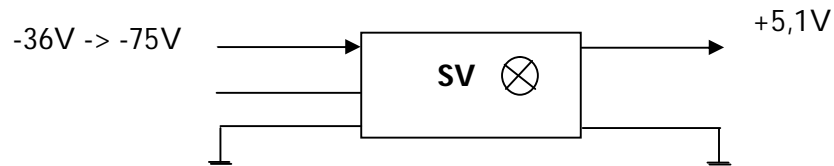
Luồng tín hiệu vào140Mbit/s được đưa qua bộ đổi mã CMI sang BINARY (16) và sau đó được đưa vào khối biến đổi từ nối tiếp sang song song để giảm bớt tốc độ xử lý.



Sau đó luồng tín hiệu này được đưa tới bộ phân kênh (18), bộ này nhận các từ đồng bộ khung, tách các bit hiệu chỉnh, chia tín hiệu thành khung và phân bố thành 4 luồng 34Mbit/s.

Bộ đệm (19) liên kết từng luồng tín hiệu vào thích ứng với đồng hồ đọc F2 out. Dao động thạch anh với tần số 68,736MHz được tạo ra nhờ bộ dao động điều khiển bằng điện áp VCXO (20). Sau đó luồng tín hiệu ra được đổi từ mã BINARY sang HDB3 ở khối (21) tạo ra 4 luồng 34Mbit/s qua biến áp phối hợp trở kháng (22) và đưa đến mạch giao tiếp ngõ ra F2 out.

#### **4.3 Card chuyển đổi điện áp :**





Bộ chuyển đổi điện áp được sử dụng cho thiết bị ghép kênh số DSMX 34/140C. Nó được thiết kế cho mức điện áp DC vào từ -36V đến -48V. Vì vậy nó thích hợp với hệ thống bình accu tại trạm (-48 đến -60V), tạo mức điện áp ra là +5,1V.

#### 4.3.1 Đặc tính kỹ thuật :

- Ngõ vào:

Điện áp DC cung cấp (Uv) ..... 36V -> 75V.  
 Giới hạn dòng I<sub>max</sub> ..... 1,1A.  
 Ngắt điện áp cao ..... 81V (76V -> 84V).  
 Bảo vệ phân cực nối tiếp. ..... bằng diode  
 Công suất tiêu thụ ..... 60W.  
 Tải lớn nhất ..... 12W.  
 Dòng bảo vệ ngắt tự động ..... 1,5A.

- Ngõ ra :

Mức điện áp ra U<sub>b</sub> ..... 5,1V.  
 Dung sai .....  
 ...± 5%.  
 Dòng ngõ ra ..... 0A -> 2A.

#### 4.3.2 Sơ đồ chức năng bộ chuyển đổi điện áp :



Nguồn điện sử dụng là nguồn DC với điện áp vào từ 36-75V, mạch biến đổi nguồn loại swiching có tần số không đổi là 75KHz, mức điện áp DC tạo ra cấp cho các vi mạch là 5V-2A. Mạch chuyển đổi DC-DC gồm 2 chức năng :

- \* Phần nguồn từ khối (1) đến khối (8).
- \* Mạch điều khiển và điều chỉnh từ (9) đến (20).

Khi xảy ra sự cố ở ngõ ra sẽ được cảnh báo bằng 1 led đỏ.

Chức năng của các mạch trong sơ đồ khối như sau :

- Khối (1) : mạch bảo vệ cực tính.
- Khối (2) : mạch giới hạn dòng.
- Khối (3) : mạch lọc.
- Khối (4) : mạch đảo điện.
- Khối (5) : biến áp xung.
- Khối (6) : mạch nắn điện từ AC sang DC.
- Khối (7) : mạch mạch lọc và bảo vệ.
- Khối (8), (9), (10), (11) , (12), (13) :là các mạch so sánh tạo điện áp chuẩn ngõ vào.
- Khối (14),(15) :mạch dò điện áp ngõ ra.
- Khối (16) : mạch so sánh điện áp vào điện áp và ra.
- Khối (17) : mạch so sánh điện áp DC.
- Khối (18) : mạch tạo dao động cấp cho khối đảo điện.

#### **4.3.3. Phân tích sơ đồ chức năng bộ chuyển đổi điện áp :**

(sơ đồ Voltage Converter 1+)

Khối nguồn hoạt động theo phương thức đảo điện, biến đổi từ DC sang AC, sau đó nắn lại thành DC.

- Từ 48V cho phép biến đổi từ 36-75V.
- Điện áp ra là 5V cấp cho các mạch 160A, 160B, 160D, 160E có nhiệm vụ khuếch đại dao động. Transitor mosfet 152 là transitor công suất đảo điện. Tần số dao động của mạch được quyết định bởi R39, R46 và tụ điện 108.

Biến áp xung 182, Diode 125 là mạch nắn điện DC ở ngõ ra. Transitor 151,150 và diode 122 là mạch bảo vệ điện áp ngõ vào.

#### **4.4 Mạch xử lý luồng số 34Mbit/s :** (sơ đồ DSMX 34/140C 2+)

- Bốn luồng số 34Mbit/s được đưa vào thiết bị ghép kênh tại các điểm nối F2 in, B9, B10, B12, B13, B15, B16, B18, B19.
- Tín hiệu 34Mbit/s được đưa vào biến áp phối hợp trở kháng, sau đó được đưa vào các IC khuếch đại đệm 980 -> 983. Tại đây, các luồng số được giới hạn biên độ, cân chỉnh sườn xung, khuếch đại mức tín hiệu và được đưa qua 2 transitor khuếch đại theo kiểu cực E chung.
- Tín hiệu 34Mbit/s đi vào được giới hạn mức biên độ bởi các diode 820, 821, 822, 823, 824, 825, 826 và 827. Tín hiệu đi ra khỏi mạch này tạo thành 4 luồng số, mỗi luồng có 2 đường, cụ thể là:



Luồng số thứ nhất gồm 2 đường là :

- + Đường thứ nhất :D34MSH1HI (Data 34Mbit/s transmit side, positive, channel 1).
- + Đường thứ hai : D34MSL1HI (Data 34Mbit/s transmit side, negative, channel 1).

Sau đó, 4 luồng số này được đưa đến khối ghép 34/140Mbit/s.

#### **4.5 Mạch giao tiếp luồng số 34Mbit/s ngõ vào :**

(Sơ đồ DSMX 34/140C 3+)

Bốn luồng số 34Mbit/s được đưa vào IC 951 (là IC hệ thống ghép luồng) trên các điểm nối : L1, M1; J2, K2; G1, H1; F1, F2. Tại IC 951, các luồng số lần lượt được đưa qua các mạch : cân chỉnh độ rộng xung ; mạch chuyển đổi mã từ HDB3 sang nhị phân; mạch chuyển từ song song sang nối tiếp; mạch phát hiện và chèn ASI (để chèn các bit đồng bộ khung, các bit nghiệp vụ và các bit chỉ thị chèn...) tương ứng cho các kênh và tạo thành 4 luồng số 34Mbit/s đã hoàn chỉnh là :

DP34MS10 :Data parallel, 34Mbit/s transmit side channel 1

.....

DP34MS40 :Data parallel, 34Mbit/s transmit side channel 4

Sau đó, 4 luồng số này được đưa đến khối ghép luồng.

#### **4.6 Mạch ghép luồng :** (Sơ đồ DSMX 34/140C 4+)

Khối ghép là IC 960, bốn luồng số được đưa vào IC này qua mạch ghép chuyển từ song song sang nối tiếp, cài và phát hiện ASI, mạch chuyển đổi mã từ BIN -> CMI. Tạo thành luồng số 140Mbit/s (mã CMI) có tốc độ  $139,264\text{Mbit/s} \pm 15 \cdot 10^{-6}$  ( $1 \pm 0,1$ )Vss /75Ω đưa đến điểm nối F1 qua mạch khuếch đại vi sai bởi các transistor 912, 913 và biến áp phối hợp trở kháng ngõ ra T30.

MF1 là điểm đo thử luồng số 140Mbit/s phát. Giá trị danh định của luồng số là 150mV-> 310mVss/75Ω.

Cấp nhp cho mạch là dao động thạch anh 815 với tần số là 278, 528MHz, qua mạch chia 2 để có được dòng xung clock cấp cho các mạch.

#### **4.7 Mạch phân luồng :** (Sơ đồ DSMX 34/140C 5+)

- Tín hiệu 140Mbit/s từ thiết bị thu được đưa vào khối phân kênh trên các điểm nối F1 (B63) , đưa vào IC giao tiếp 960 qua mạch lọc ngõ vào dạng chữ T và mạch phối hợp trở kháng (biến áp cách li 736).
- Tại IC 960, luồng tín hiệu 140Mbit/s được khuếch đại, nâng mức, chuyển mã, biến đổi từ nối tiếp sang song song, tạo thành 4 luồng số 34Mbit/s là :

DP34MEAI : Data parallel, 34Mbit/s receive side, channel A

DP34MEBI : Data parallel, 34Mbit/s receive side, channel C

DP34MECI : Data parallel, 34Mbit/s receive side, channel B

DP34MEDI : Data parallel, 34Mbit/s receive side, channel D



Sau đó, các luồng số này được đưa qua các transistor khuếch đại ở ngõ ra là transistor 918, 919, 920, và 921 theo phương thức ghép cực B chung.

Tín hiệu dao động được lấy từ mạch nhận dạng ngõ vào, từ cuộn thứ cấp của biến áp 736 và đưa vào IC 960 trên các chân nối số 7 và 8. Dao động được tạo ra dưới dạng phân tích và cộng hưởng hài từ chuỗi số CMI ở ngõ vào.

- Tín hiệu hiệu cộng hưởng được đưa qua mạch khuếch đại và sửa xung bằng transistor 924.
- Tín hiệu xung nhịp đồng hồ 140Mbit/s được đưa qua mạch chia 4, tạo thành 4 luồng 34Mbit/s cấp nhịp cho các mạch phân luồng .

#### **4.8 Mạch xử lý luồng số 34Mbit/s tại ngõ ra :** (Sơ đồ DSMX 34/140C 6+)

Bốn luồng số 34Mbit/s có mang các bit đồng bộ, chỉ thị chèn và bit chèn, bit nghiệp vụ với tốc độ 139,264Mbit/s ( 4\*4,816Mbit/s) đưa vào IC 961. Tại đó nó được kiểm soát và tách ra các loại bit nghiệp vụ và các loại bit data D1, D2, D3, D4. Các luồng số data được đưa qua các mạch đệm (buffer), mạch chuyển mã từ đơn cực sang HDB3 rồi đưa đến các ngõ ra F2 là 4 luồng số :

Luồng 1 là : D34MEH10 :Data 34Mbit/s receive side, positive channel 1  
Và D34MEL10 :Data 34Mbit/s receive side, negative channel1

.....  
Luồng 4 là : D34MEH40 :Data 34Mbit/s receive side, positive channel 4  
Và D34MEL40 :Data 34Mbit/s receive side, negative channel4

sau khi các luồng số này được đưa qua các mạch phối hợp trở kháng và mạch hạn biên .

#### **4.9 Cài đặt DIP- FIX card ghép luồng DSMX 34/140 :**

DIP-FIX SWITCHES

DIL-SWITCHES 70 thiết lập chế độ cảnh báo trong khối ghép luồng DSMX 34/140.

- **Chế độ cảnh báo :**

Trong khối nguồn, đèn SV sáng khi có sự cố phần nguồn.

Trong khối ghép luồng, đèn INT sáng khi :

- Mất tín hiệu đồng bộ phần phát và phần thu.
- Mất nguồn cung cấp.
- Lỗi trong nội bộ thiết bị.

\* Các jack kiểm tra : jack cáp đồng trục 10/23mm.

\* Kiểm tra ngõ ra MF1 (MF1 out).

Điện áp  
.....1  
50mV± 30V.



**Lưu ý**

**Và**

**Toát**

**Nghe**

Tran

Trở  
kháng.....  
...75Ω.  
Điện thế vô ích (trở kháng 75Ω).....0V ± 0,1V.  
Điện thế hoạt động (75Ω).....1V ±  
0,1V

- **Giám sát :**

Sau khi các lỗi và nhiễu được phát hiện bởi mạch giám sát trong khối ghép kênh DSMX 34/140C và việc báo hiệu phát đi thông qua BUS bên trong SIG-BUS đến bộ báo hiệu chung SIG-INSET.

- F2 in :
  - Không có tín hiệu ở đầu vào 34Mbit/s.
  - AIS ở đầu thu 140Mbit/s.
  - Mất đồng bộ khung (No AIS).
  - Tín hiệu đồng bộ khung bị lỗi(BER ≥ 10<sup>-6</sup>).
  - Nhận bit D.
  - Nhận bit N.
  - Tràn bộ đệm phía thu.
- INT :
  - Mất nguồn cung cấp xung clock ở phía phát và phía thu.
  - Sự cố thiết bị.

Việc phát hiện lỗi và nhiễu cũng được báo cáo đến trạm xa. Điều này ảnh hưởng tới việc cung cấp bit D, báo hiệu cảnh báo cho trường hợp cảnh báo khẩn cấp (urgent alarm) và bit N cho trường hợp cảnh báo không khẩn cấp (non urgent alarm).

Trong trường hợp bị lỗi bên trong thiết bị hoặc mất tín hiệu số ở đầu vào. Một tín hiệu ASI cũng được truyền đi, nếu có thể ở hướng truyền dẫn tương ứng.

#### **4.10 Các tiêu chuẩn kĩ thuật của thiết bị DSMX 34/140C :**

##### **a. Giao tiếp 140Mbit/s :**

- Theo tiêu chuẩn của CCITT- blue book – Group 751/table II
- Khung thời gian là.....21,03 $\mu$ s.
- Số bit trong một khung là.....2928 bit.
- Số khối trong một khung là .....6 khối.
- Số bit trong mỗi khối là.....488 bit.
- Số bit của mỗi luồng 34Mbit/s chèn vào mỗi khung là 723(chèn âm) và 722 (chèn dương).
- Tốc độ bit.....1 39,264Mbit/s  $\pm$  15%.
- Mã luồng.....140 của Mbit/s là CMI.
- Dạng xung tín hiệu F1 out .....xấp xỉ xung vuông.
- Biên độ tín hiệu F1 in, F1 out.....1V  $\pm$  10%.
- Suy hao phản hồi tại F1 in, F1 out trong dải 7MHz – 210MHz  $\geq$  15dB.
- Trở kháng tại F2 out, F2 in .....150 $\Omega$  (không cân bằng).

##### **b. Giao diện 34Mbit/s :**

- Theo tiêu chuẩn Group 703/8
- Mã truyền dẫn.....HDB3.
- Tốc độ bit.....34,368Mbit/s  $\pm$  20ppm.
- Biên độ của luồng F2(tín hiệu được tính từ đỉnh đến điểm 0) là 1V.
- Trở kháng tại F2 out, F2 in .....75 $\Omega$  (không cân bằng).

##### **c. Suy hao phản hồi :**

- Tại F2 in trong dải :
  - 860KHz – 1,7MHz  $\geq$  12dB
  - 1,7MHz – 34MHz  $\geq$  18dB
  - 34MHz – 52MHz  $\geq$  14dB
- Tại F2 out trong dải :
  - 800KHz – 24MHz  $\geq$  10dB

##### **d. Giao diện Y bit Interface :**

Vị trí bit là 15Y1 và 16Y2 trong set 1 của khung 140Mbit/s cho các đường



**Luaän**

**Vaèn**

**Toát**

**Nghieãp**

Tran

truyền dẫn tín hiệu số có tốc độ chậm.

- Tuân theo tiêu chuẩn của khuyến nghị CCITT V11 Type 1.
- Kiểu kết nối là .....đối xứng.
- Loại tín hiệu .....nhị phân.
- Tốc độ mã truyền dẫn là.....10Kbit/s.

\* **Ngõ vào :**

- Trở kháng là .....600Ω.
- Biên độ điện áp khoảng.....0,3V -> 6V.

\* **Ngõ ra :**

- Biên độ điện áp ra với trở kháng đầu cuối 100Ω..... $\geq 2V$ .
- Điện trở nội: .....100Ω.
- Dòng ngắn mạch là.....150mA.

e. **Giao diện power, nguồn cấp điện:**

- Điện áp DC ở ngõ ra cấp cho các mạch là .....5,1V  $\pm$  0,25V
- Công suất tiêu thụ là.....7,5W.

f. **Khối chuyển đổi điện áp :**

- Điện áp vào .....-36V-> -75V
- Điện áp ra.....5,1  $\pm$  5%.
- Công suất ra (max) .....10W.

**4.11 Bố trí cáp và kiểm tra luồng 34Mbit/s, 140Mbit/s :**

**4.11.1 Kiểm tra luồng 34Mbit/s và 140Mbit/s :**

Các điểm đo khai thác đều thể hiện trên mặt hộp DSMX 34/140C.

- **Đo MF2 out :**
  - Ta có thể đo kiểm tra 4 luồng 4Mbit/s out (từ MF2-1 -> MF2-4).
  - Đo bằng ossiloscope ta sẽ nhận được dạng tín hiệu HDB3 có biên độ 100mV  $\pm$  10%(đỉnh zero), trở kháng 75Ω.
- **Đo MF2 out :**



**Lưu ý**

**Và**

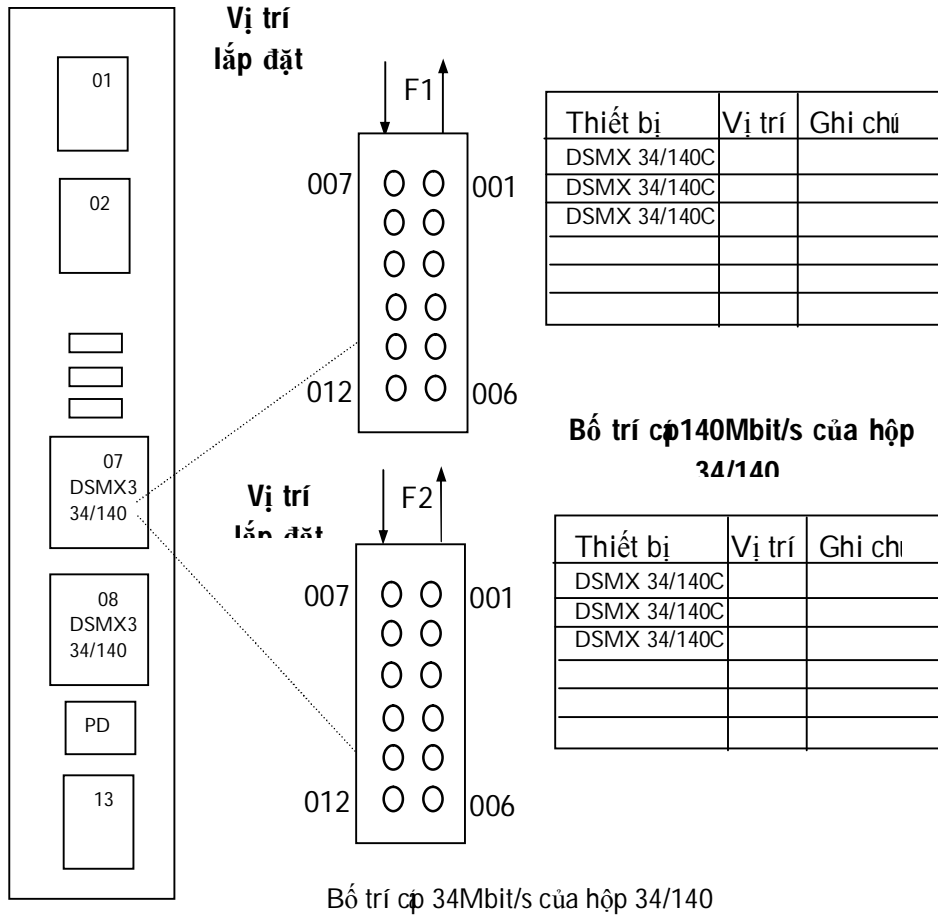
**Toát**

**Nghiệp**

Tran

- Điểm đo giám sát luồng 140Mbit/s phát đi.
- Đo bằng oscilloscope ta sẽ nhận được dạng tín hiệu HDB3 có biên độ  $100mV \pm 10\%$  (đỉnh zero), trở kháng  $75\Omega$ .
- Đo FH :điểm đo giám sát về đồng bộ khung.

#### 4.11.2 Bố trí cáp 34Mbit/s và 140Mbit/s :



**\*Chỉ thị**

**của Led :(LED Indication)**

- Alarm (cảnh báo)
- Possible secondary alarm(cảnh báo thứ cấp).
- Occuring alarm (cảnh báo xảy ra).
- Possible occuring alarm(cảnh báo có thể xảy ra)

**\* Chú thích :**

1. Có thể nối hoặc không nối từ bus A/AZ hoặc B/BZ nhờ các kênh lân cận.
2. Có thể ghép tới bus A/AZ hoặc B/BZ nhờ các link.
3. Có thể kết nối với tín hiệu lỗi (bus A/AZ hoặc B/BZ) nhờ các link.
4. Có thể ghép tới bus B/BZ nhờ các link.
5. Có thể sử dụng cho dịch vụ quốc tế.
6. Phát và tắt không trễ.
7. ASI tới không đổi.
8. Chuyển mạch với một liên kết.





9. Khi có thể.
10. Chỉ A/AZ.
11. Có thể ghép tới bus A/AZ hoặc B/BZ nhờ các link.
12. Trên khối nguồn.

## Chương 5:           ỨNG DỤNG - KHAI THÁC và BẢO DƯỠNG THIẾT BỊ

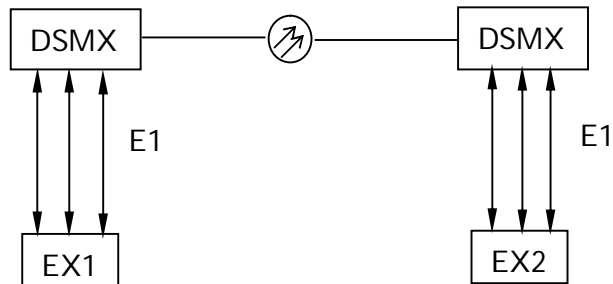
### 5.1 Ứng dụng :

Trong hệ thống viễn thông, các thiết bị ghép luồng có ứng dụng rất quan trọng và rộng rãi. Một trong những ứng dụng đó mà ta có thể kể ra là :

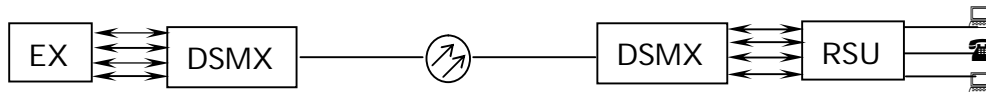
#### 5.1.1 Dạng điểm nối điểm :

\***Ứng dụng trong hệ thống điện thoại :**

**Kết nối liên đài :**

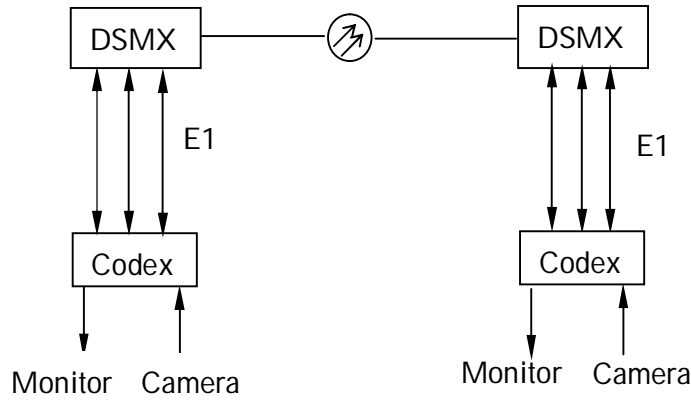


**Kết nối giữa tổng đài với trạm vệ tinh :**

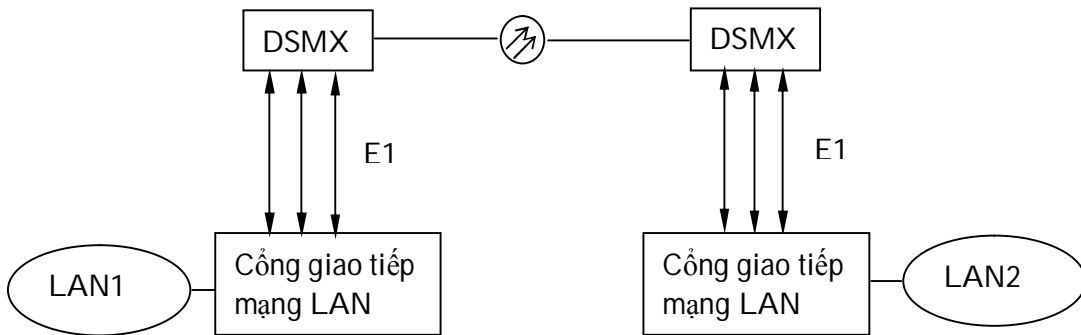


RSU : Remote Switching Unit  
(thiết bị chuyển mạch từ xa)

**\* Ứng dụng trong hệ thống họp báo video :**

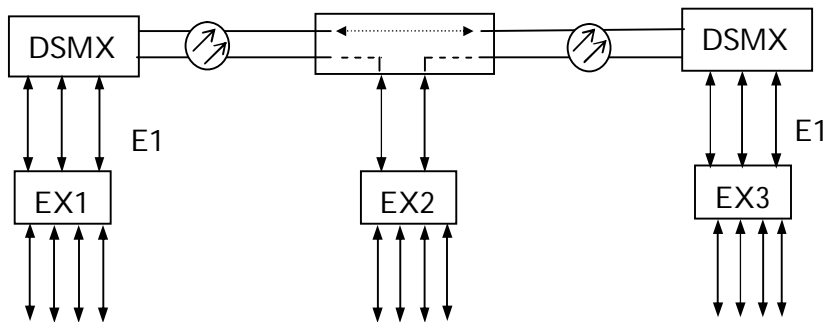


**\* Ứng dụng trong hệ thống nối mạng LAN :**



Các thiết bị ghép kênh số DSMX giao tiếp giữa các mạng hay các thiết bị đầu cuối (máy vi tính, điện thoại...).

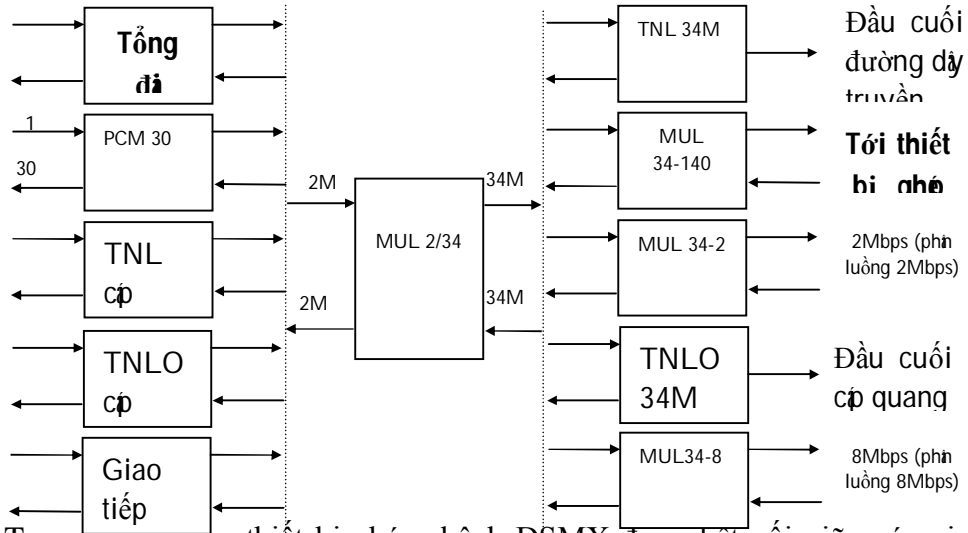
**5.1.2 Dạng tuyến tính (xen kẽ) :**



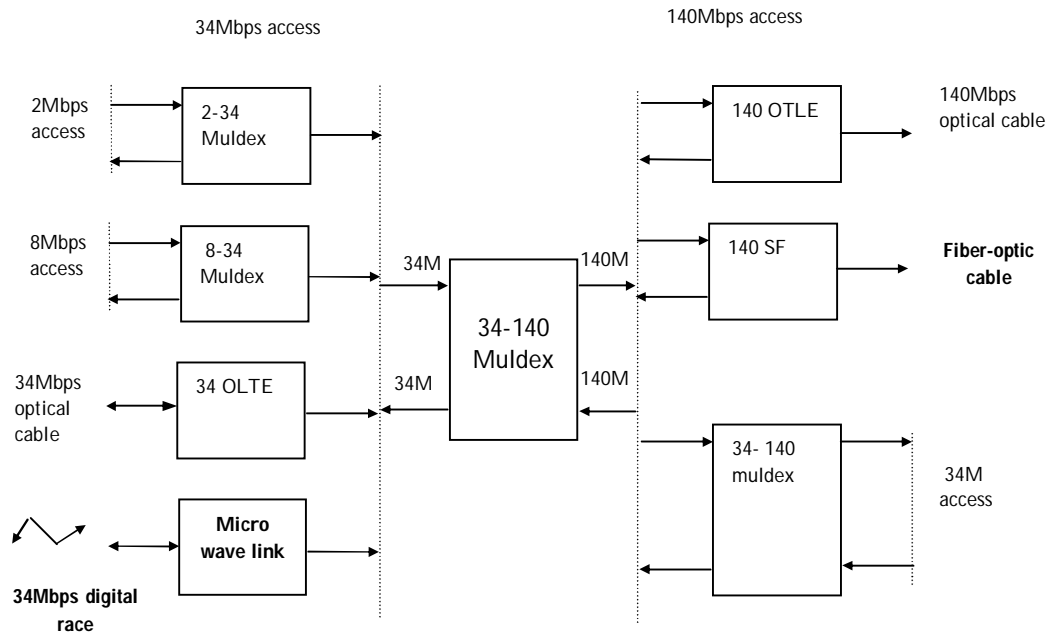
Hình vẽ nêu lên mối liên kết giữa các tổng đài với nhau thông qua thiết bị ghép kênh số DSMX.

## 5.2 Kết nối trong hệ thống :

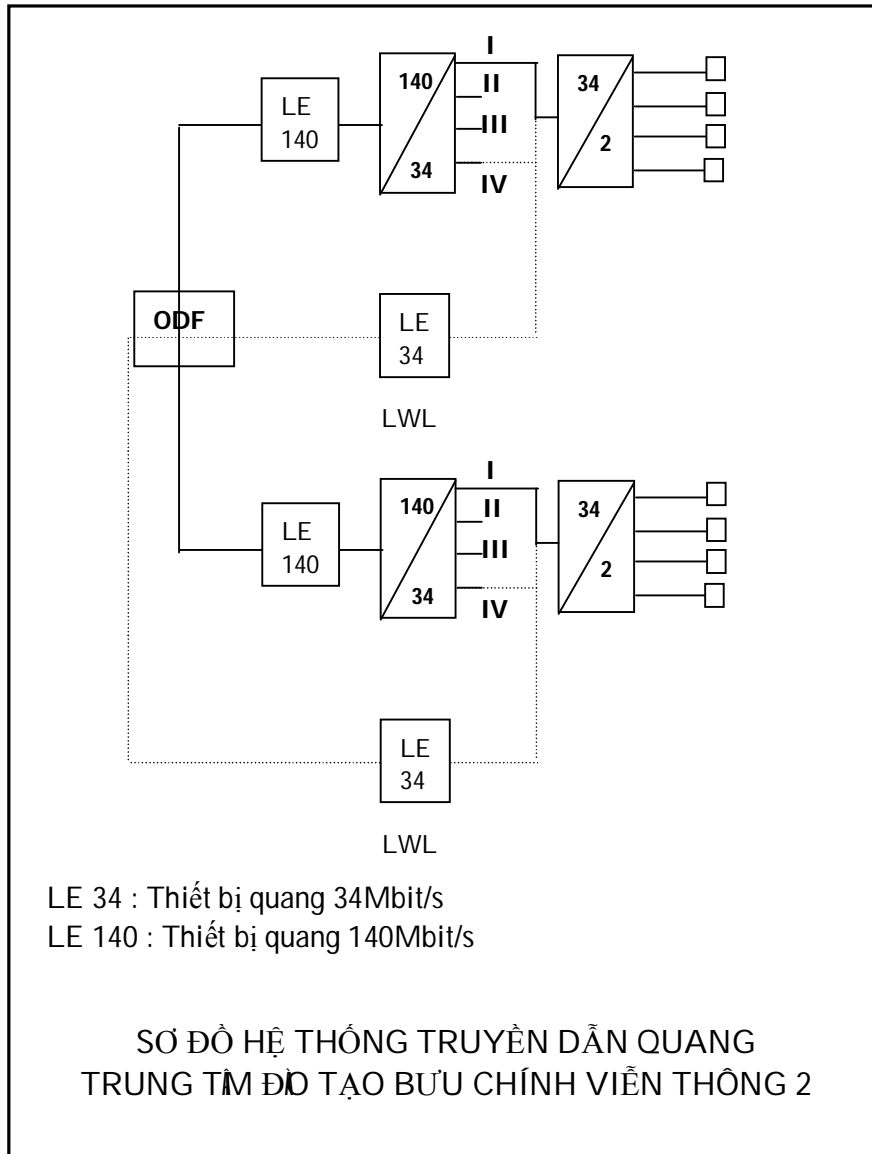
- Hệ thống ghép kênh DSMX 2/34C được ứng dụng giao tiếp trong các trường hợp sau :



- Trong mạng , thiết bị ghép kênh DSMX được kết nối giữa các giao tiếp 34Mbps (34Mbps access) và giao tiếp 140Mbps như hình vẽ sau :



Tại trung tâm Đào tạo Bưu chính - Viễn thông II được trang bị hoàn chỉnh hệ thống truyền dẫn quang 34 Mbit/s và 140Mbit/s, có cấu hình hệ thống như sau:



## Thiết bị truyền dẫn quang 140Mbit/s



***Lưu***

***Vân***

***Toát***

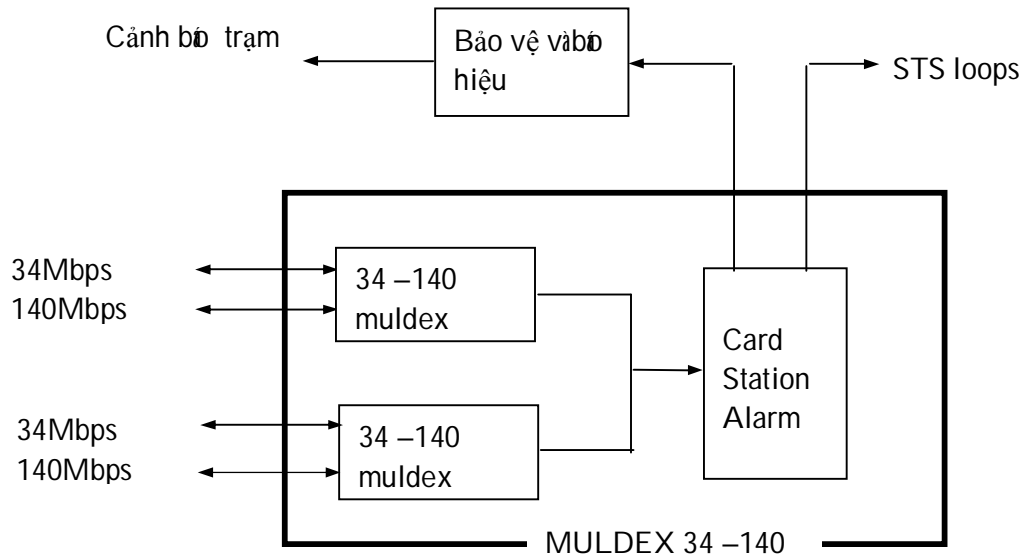
***Nghiệp***

Tran

## 5.3 Khai thác và bảo dưỡng thiết bị :

### 5.3.1 Khai thác thiết bị :

Trong khai thác, các card của thiết bị được kết nối với một card cảnh báo Alarm Station (ALM), card này nhận và phân loại các tín hiệu cảnh báo, hiển thị bằng các đèn cảnh báo. Ngoài ra, card ALM còn kết nối với các đèn chỉ thị bên ngoài, các bộ phận giám sát và quản lý.



STS loops : System Technical Supervision loops

### 5.3.2 Bảo dưỡng thiết bị :

Việc bảo dưỡng thiết bị DSMX 34/140C và DSMX 2/34C đều tương tự nhau, ta phải kiểm tra thường xuyên nguồn cung cấp cho các thiết bị và phải thay đổi nguồn trong khoảng thời gian 3 năm. Ngoài ra trong trường hợp mất nguồn điện lưới trong khoảng thời gian 30 giờ, ta cũng phải thay thế bằng nguồn accu cho thiết bị để đảm bảo thiết bị được hoạt động liên tục.

Một điều quan trọng khác là phải luôn chú ý đến đèn cảnh báo cho thiết bị (như đã được nói ở trên ) để kịp thời sửa chữa các sự cố xảy ra trong thời gian ngắn nhất.

# CHƯƠNG KẾT LUẬN

## **I. TÓM TẮT :**

Sau 18 tuần làm việc với sự nỗ lực cố gắng của bản thân và sự nhiệt tình giúp đỡ của các thầy hướng dẫn, em đã hoàn thành đề tài khảo sát hệ thống ghép kênh, luồng 2Mbit/s ... 140Mbit/s với đầy đủ các nhiệm vụ của đề tài cũng như yêu cầu của giáo viên hướng dẫn đề.

Trong đề tài này, em đã tìm hiểu về lý thuyết ghép kênh, luồng đang được sử dụng rộng rãi hiện nay và các thiết bị ghép luồng của hãng SIEMEN. Đó là những vấn đề thiết thực mà mỗi người hoạt động trong ngành viễn thông cần phải nắm vững. Hy vọng nó giúp ích cho em trong lĩnh vực công tác sau này.

## **II. TƯ ĐÁNH GIÁ :**

Khi tiến hành thực hiện luận văn này, em đã hết sức cố gắng trình bày các vấn đề từ khái quát đến chi tiết với mong mỏi thuyết phục được người đọc. Đề tài đã khảo sát hoạt động và ứng dụng thực tế của hệ thống. Em đã hoàn thành đề tài đúng yêu cầu của giáo viên hướng dẫn về cả hình thức cũng như nội dung.

## **III. HƯỚNG PHÁT TRIỂN ĐỀ TÀI :**

Với sự hạn chế về thời gian, tài cũng như sự quá mới mẻ của vấn đề không cho phép em nghiên cứu thêm các hệ thống ghép kênh luồng khác như SDH, ATM...đó là những vấn đề hết sức hấp dẫn và cần thiết cho những ai hoạt động, công tác trong ngành viễn thông.

Hy vọng các sinh viên khóa sau sẽ kế thừa đề tài này để nghiên cứu, phát triển tìm hiểu thêm các hệ thống đã nêu trên vì đây là một lĩnh vực quan trọng, mới mẻ, cần thiết trong công cuộc công nghiệp hóa, hiện đại hóa đất nước.



# *Tài liệu tham khảo*

1. Bài giảng: KỸ THUẬT GHÉP KÊNH - Hồ Văn Cừ
2. GHÉP KÊNH SỐ CẤP CAO – Hồ Văn Cừ
3. VI BA SỐ – Tập 1 và 2 , Nhà xuất bản Khoa Học và Kỹ Thuật
4. DIGITAL MULTIPLEXER INSET DSMX 2/34C S42023-C3009-A1,-A104  
Siemen training Center for Communication Networks
5. DIGITAL MULTIPLEXER INSET DSMX 34/140C S42023-C3711-A1,-  
A101  
Siemen training Center for Communication Networks

